



## R&D-IT Pixel

-Aggiornamento Epi

-Bonding sul Back Silicio senza Metal su strutture wafer di  
Pixel Panda TO

-Misure Probe Station su Diodi SOI

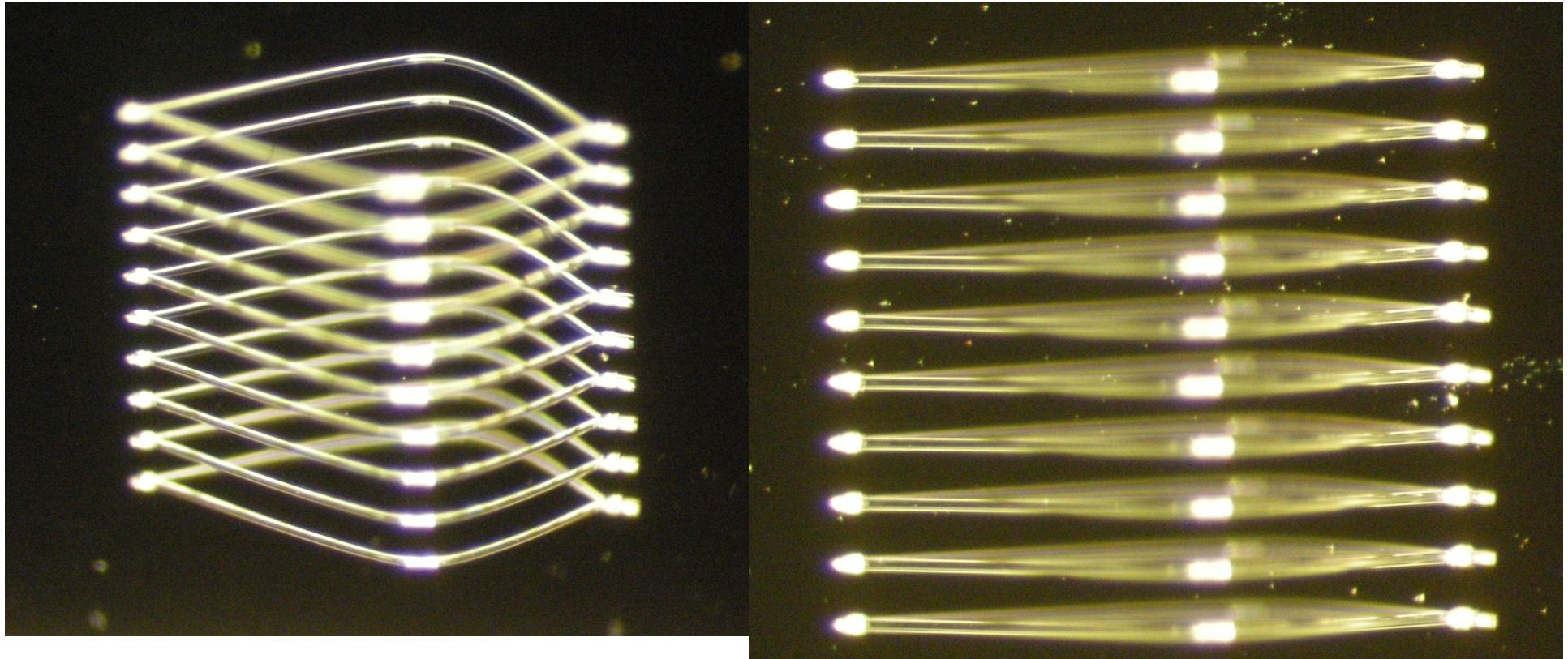
**Marco Meschini**

Meeting pixel IT 19 Nov 2014



# Aggiornamento Epitassiali Shin-Etsu

- Mail di Nobu del 7/11/14: “I have already sent an e-mail to Shinetsu along the lines and looking for an answer soon”
- Dopo questo mail niente altro
- Nessuna nuova da Shin-Etsu
  
- Proposta: scrivere a Nobu che abbandoniamo l’opzione Epitassiali (trovando un modo diplomatico per dirlo):
  - Approviamo?
  - Scriviamo un testo concordato?
  - Chi manda il mail? Marco o Nanni?



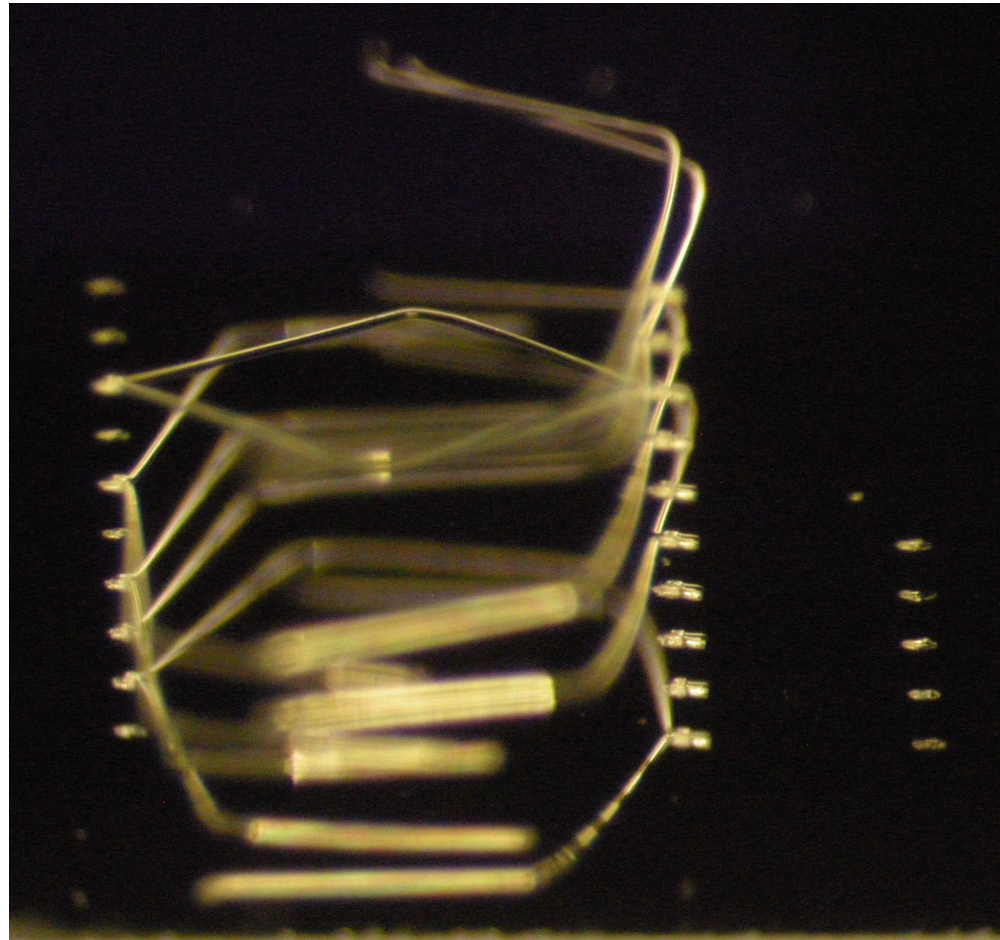
Prove di bonding e Pull Test fatte a Firenze da Mirko Brianzi

Strutture ricevute da Torino, D. Calvo: PANDA pixel Epi su substrato CZ a bassa resistività senza metal sul back.  
Spessore da verificare (dovrebbe essere assottigliato).  
Proveremo a fare misure elettriche su questi bond

# Pull Test su silicio assottigliato

Pull Test veloce su 10 bond:  
- tutti hanno superato i 9g  
qualcuno anche i 10g

Panda Pixel Epi  
Il "Piede" della saldatura rimane sul silicio





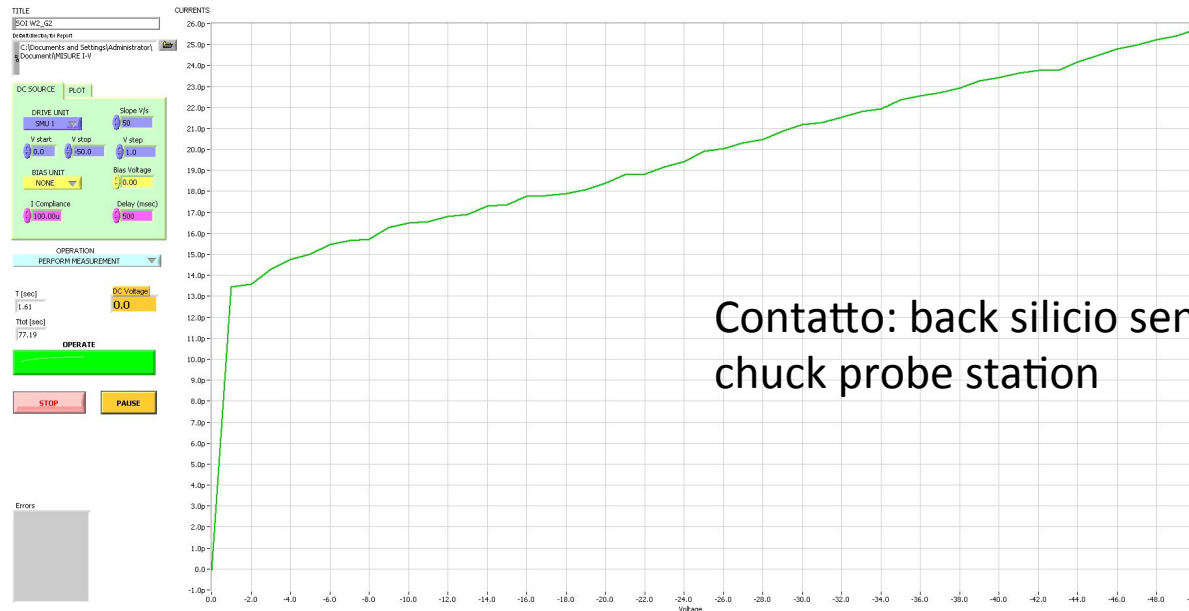
# Diodo SOI n-in-p: I-V & C-V

Diodo SOITEC  
(non Icemos)  
 $\rho > 2k\Omega\text{ cm}$   
75um thick

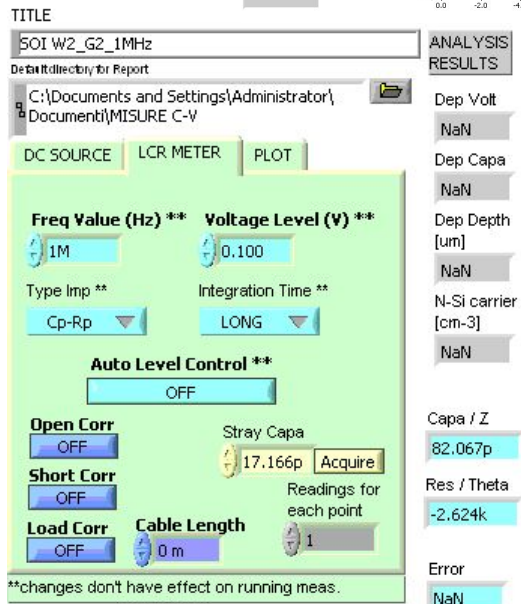
$I = 26\text{pA @ } 50\text{V}$

$V_{\text{depl}} = 20\text{V}$

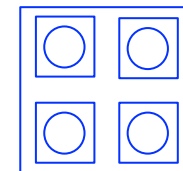
$C = 82\text{pF}$



Contatto: back silicio senza metal su chuck probe station



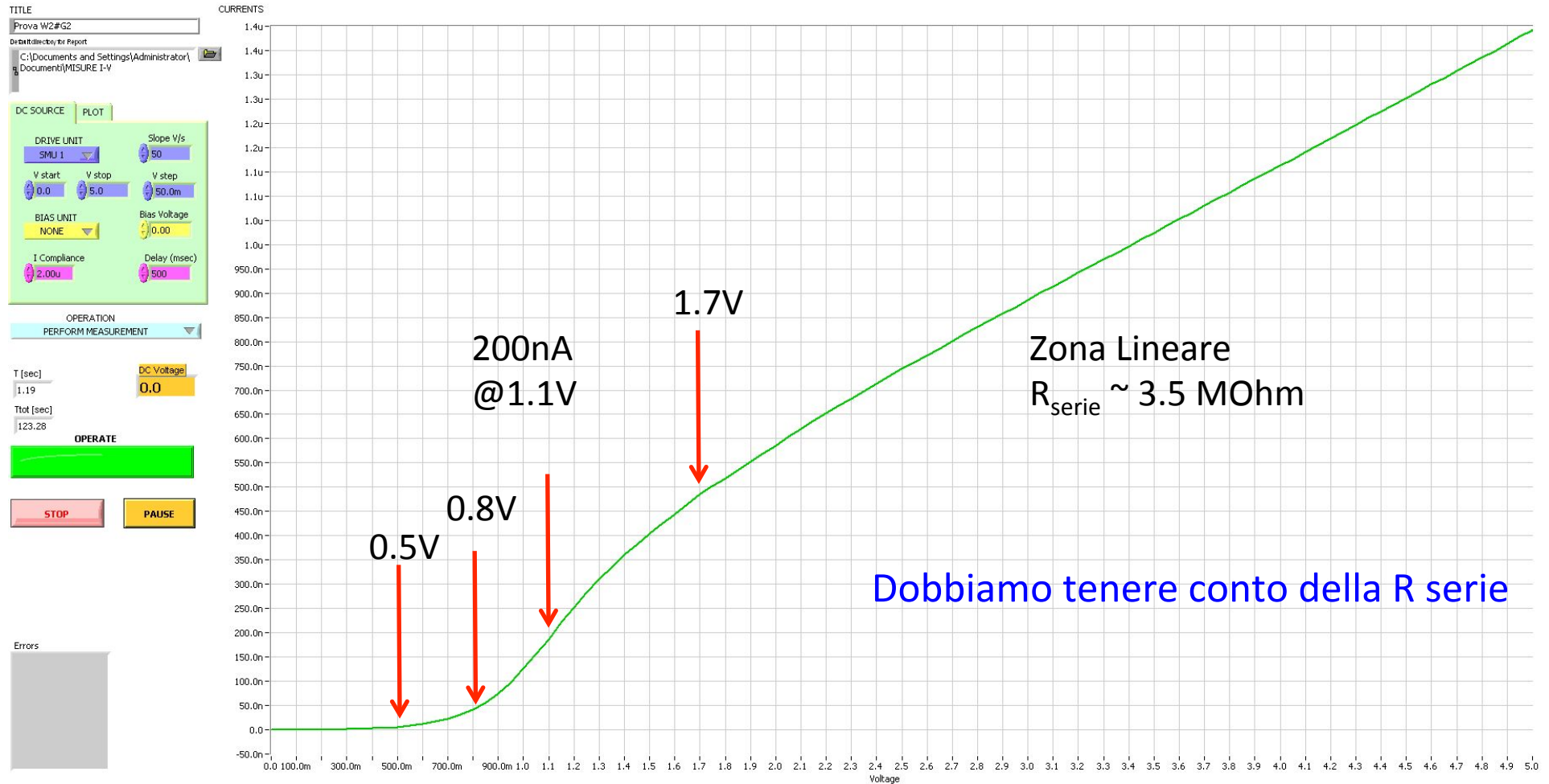
dimensioni diodo  
2.5\*2.5 mm<sup>2</sup>  
fa parte di una matrice di 4 diodi in una singola struttura





# Diodo SOI n-in-p: I-V forward 0-5V

No metal sul back





# Diodo FZ p-in-n back metal: I-V forward 0-0.3V



Il diodo "classico" e' significativamente diverso

