

# FTK Hardware report

M. Piendibene

Atlas Pisa 22/10/2013

# Outline

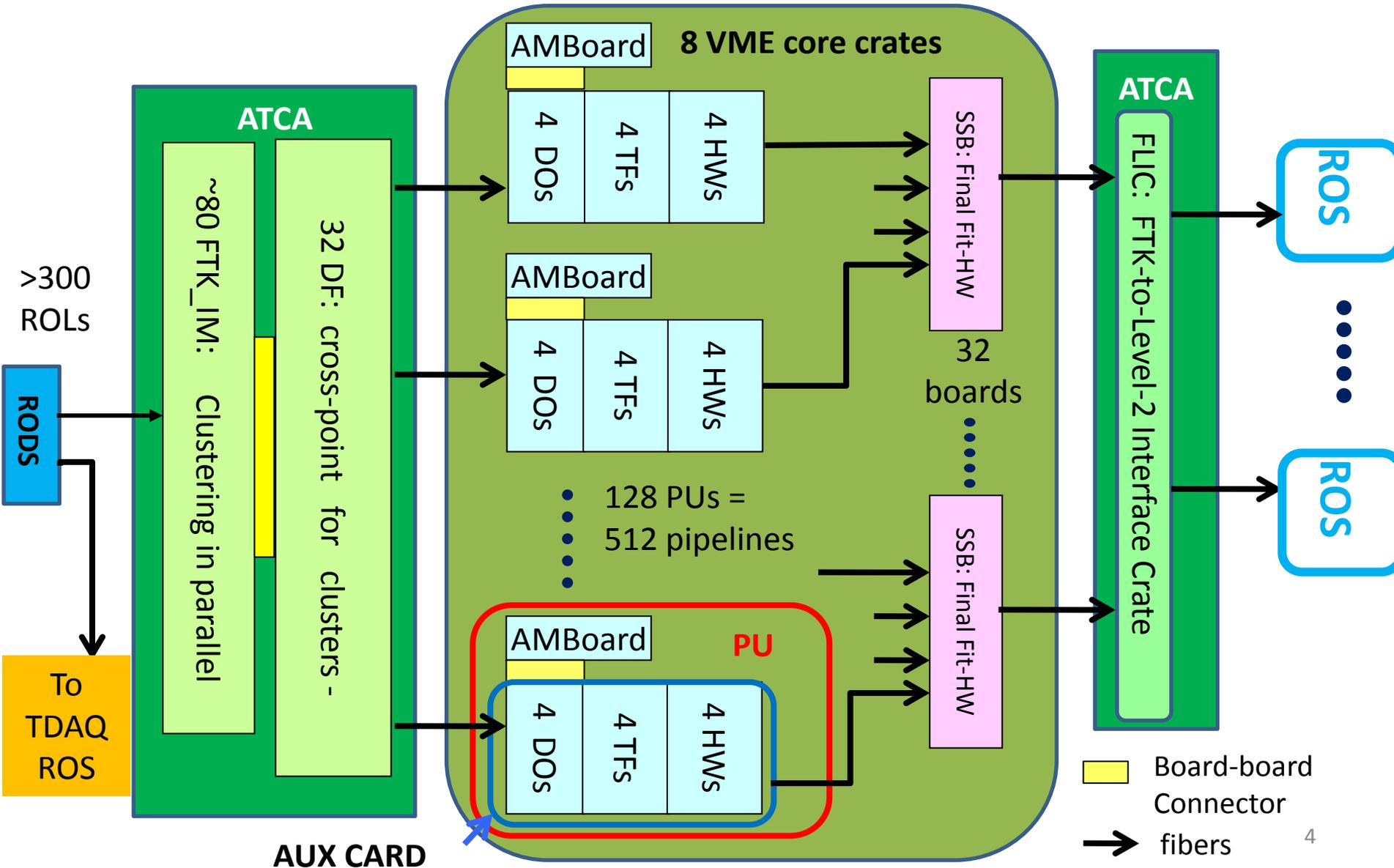
- Goal
- Passato recente
- Attualmente
- Prossimo futuro

# Goal

- Cominciare i **test di integrazione** delle schede di FTK per meta' 2014 circa (quindi schede pronte e gia' testate singolarmente)
- **Installare per il 2015 8/16 processing unit** (dipende da come va la produzione alla PRISMA - Alessandropoli)

# FTK global view

16400 AMchips  
 ~2000 FPGAs  
 Thousands of serial links



# schedule

Asic submission	
Stand-alone test	
Integrated test	
Global Integration test	
Production - Installation	
Review	
Months	
<b>Tasks</b>	
Dual Output HOLA	
FTK Input Mezzanine	
Data Formatter	
Miniasic	
AMchip05	
AMchip06	
AMBSLP-Mini-LAMBSLP	
AMBSLP-LAMBSLP	
AUX CARD	
Second Stage Board (SSB)	
FTK Level-2 Interface Crate (FLIC)	
cooling	

	7	8	9	#	#	#	1	2	3	4	5	6	7	8	9	A	B	C	1	2	3	4	5	6
	2013						2014												2015					
Dual Output HOLA																								
FTK Input Mezzanine																								
Data Formatter																								
Miniasic																								
AMchip05																								
AMchip06																								
AMBSLP-Mini-LAMBSLP																								
AMBSLP-LAMBSLP																								
AUX CARD																								
Second Stage Board (SSB)																								
FTK Level-2 Interface Crate (FLIC)																								
cooling																								

# Stato delle schede

- Second stage board (SSB), FLIC, Data Formatter (DF), FTKIM: attualmente sotto test (ma non ho dati aggiornati)
- Processing Unit : vedi slide successive

# Passato recente

- IAPP: installazione di un test stand alla PRISMA di Alessandropoli, Grecia (~ Turchia)



Benvenuto a Vada



Marco, Simone

- Setup del test stand
- Setup della nuova cpu (rimane qualche problemino da risolvere)

E con Saverio

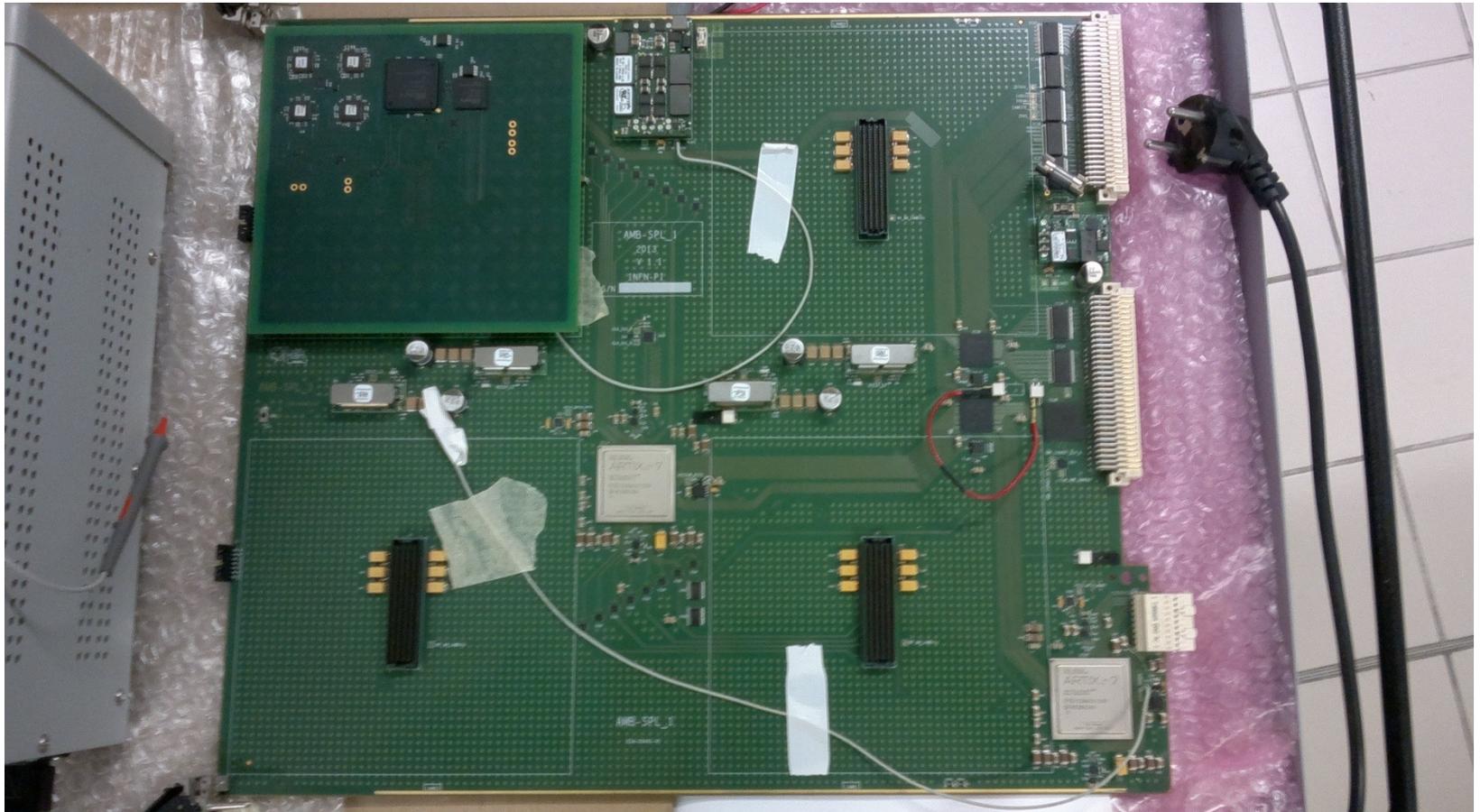
Test del prototipo di AMBSLP  
arrivato direttamente alla Prisma.



# Passato recente

- Pisa:
  - Test della “vecchia” versione della scheda di memoria associativa AMBFTK (capire e prendere confidenza con I serializzatori @2Ghz – Marco, Daniel, Saverio, Riccardo)
  - Design della nuova AMBSLP (Saverio)
  - Design della MiniLamb (Pierluigi)

# AMBSLP con MiniLamb



# MiniLamb

- MiniLamb: prototipo di LAMB che alloggia i prototipi di AMCHIP05 (Miniasic) con i serializzatori integrati direttamente negli AMCHIP  
(prima avevamo bisogno di serializzatori/deserializzatori esterni = FPGA)

# Attualmente

- Design della nuova scheda LAMB che ospiterà AMCHIP 05 (Saverio)
- Preparazione test integratore AMBFTK-AUXboard (Marco, Daniel, Takaschi)
- Acquisizione di knowhow per utilizzare una evaluation board su cui pluggare direttamente una Lamb e fare studi anche per quanto riguarda il livello 1 (Pierluigi ed Enrico)
- Nuovo tesista: Enrico Rossi (ing elettronico)

# Prossimo futuro

- Test AMBSLP + MiniLamb
- Setup test stand CAEN
- Design LAMBSLP (quella che ospiterà amchip05)
  - Prevista per Dicembre/Gennaio 2014
- Design nuova versione AMBSLP con correzioni
- Test LAMBSLP con AMCHIP05 (Marzo 2014)
- Sviluppo Software per FTK
- Sviluppo FW/HW per evaluation board (tesi)
- Test AMBSLP con versione finale AUXboard (collaborazione con Chicago)
- ...