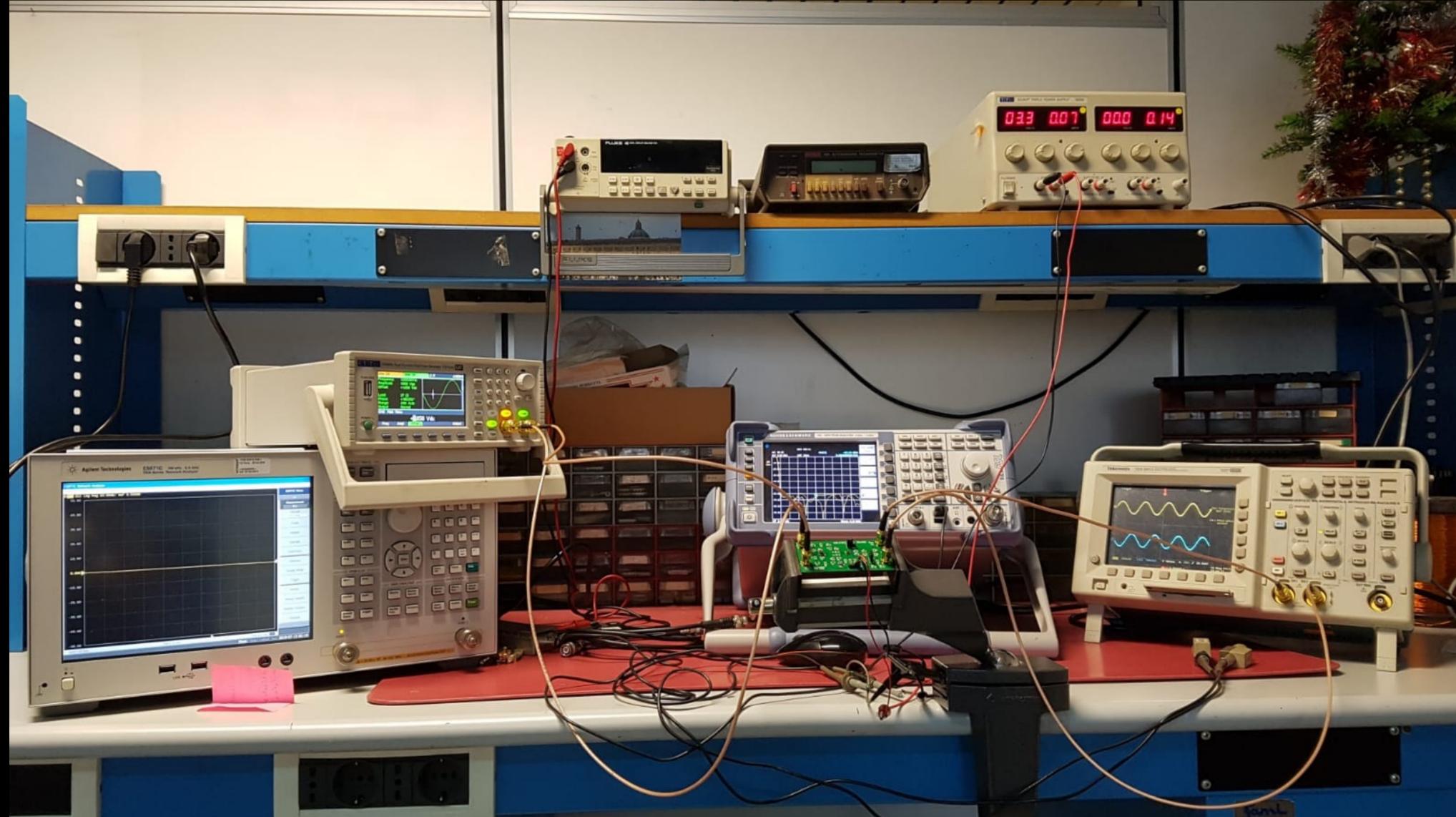
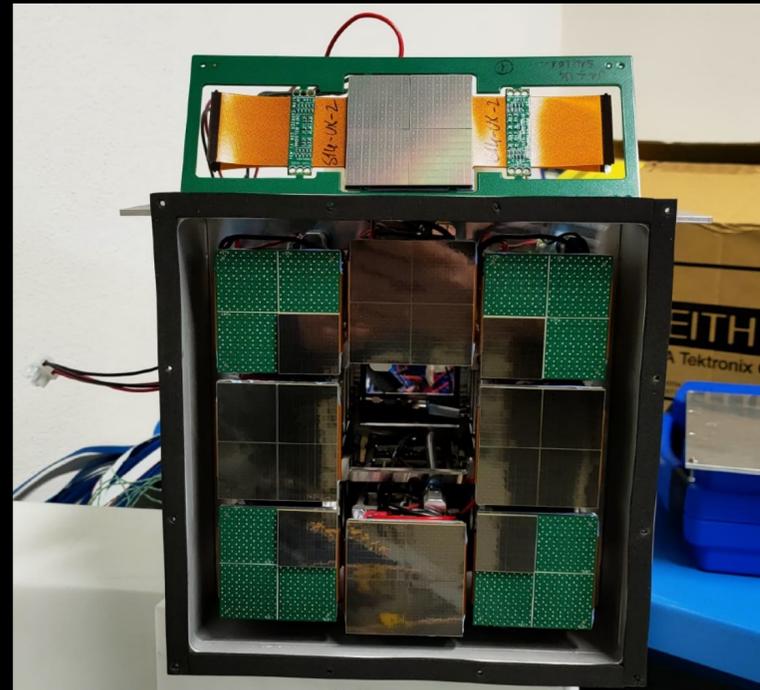


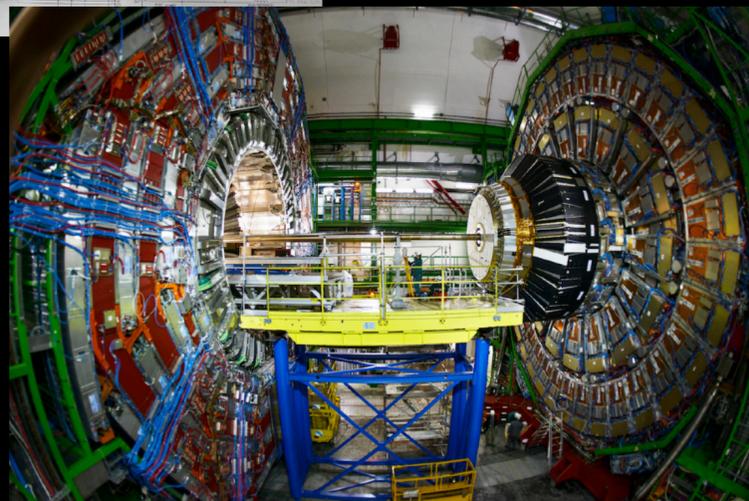
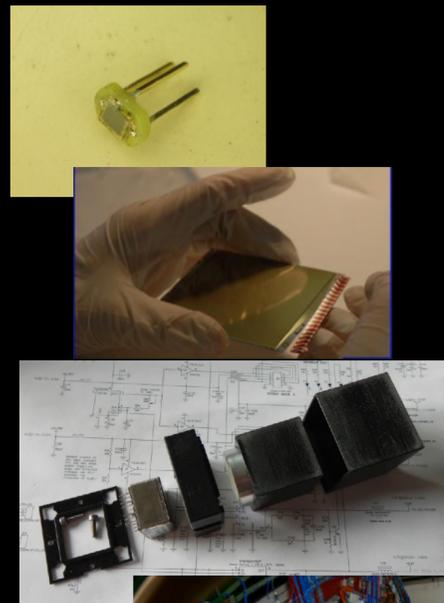
Riccardo Travaglini - 23 aprile 2025



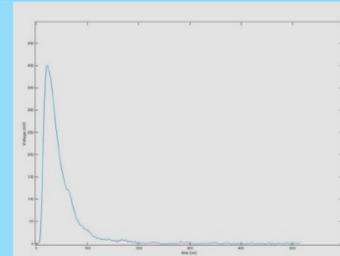
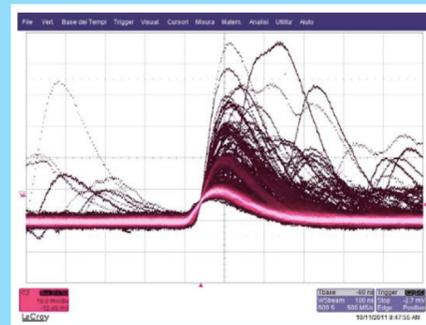
Il servizio di elettronica della Sezione di Bologna dell'INFN:

Cosa facciamo e tirocini proposti

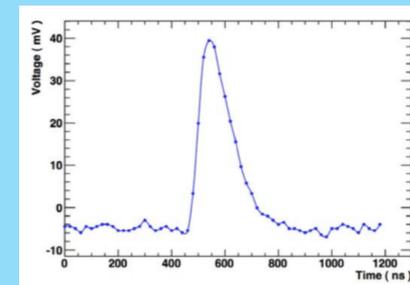
Elettronica per gli esperimenti di fisica delle particelle



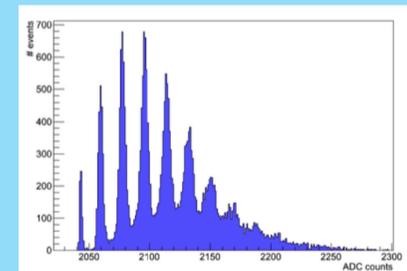
Sensori: rivelatori di particelle



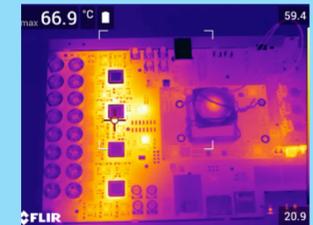
Elettronica di Front-end analogica



Conversione Analogica-Digitale



Elaborazione digitale



Strumenti di progettazione hw e sw

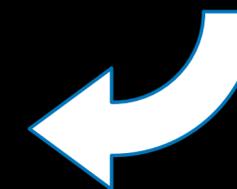


Mare

Spazio

Vuoto

Ultrafreddo



Chi siamo

Il servizio di elettronica della sezione INFN di Bologna

Siamo 14 progettisti con diverse competenze, suddivisi in 8 uffici/laboratori

Ogni ufficio/laboratorio e' attrezzato sia per progettazione che per assemblaggi e test

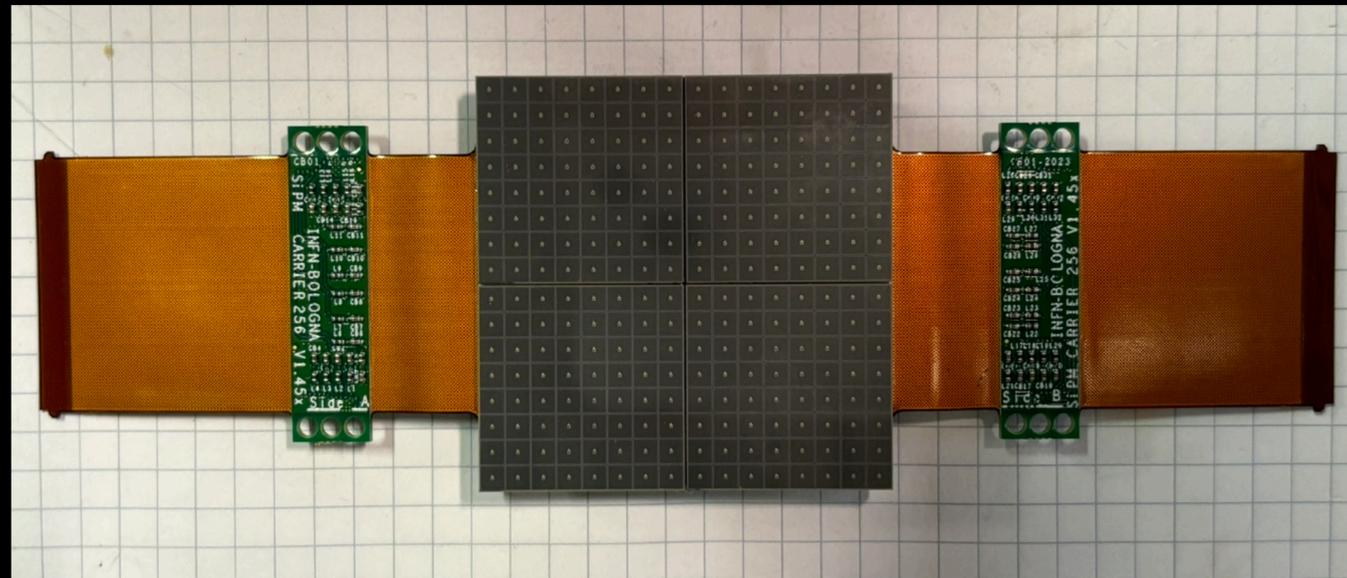
Forte interazione con aziende del settore per eventuale progettazione layout e assemblaggio

<https://www.bo.infn.it/elettronica/>

(Menu a sx per elenco di progetti e attività)

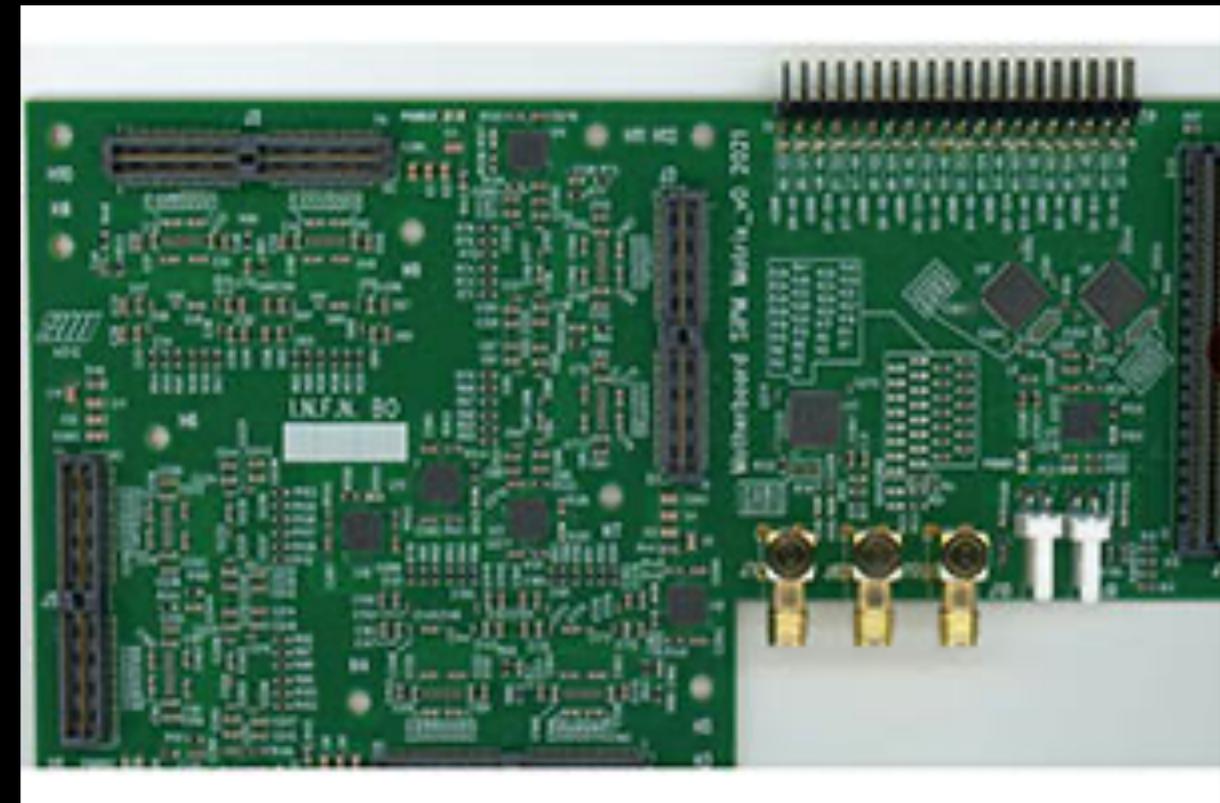
Cosa progettiamo/costruiamo a Bologna

Esempi di schede elettroniche per sensori



Scheda rigido-flessibile
con 256 Silicon-PhotoMultiplier su 4 moduli da 64 sensori
ciascuno

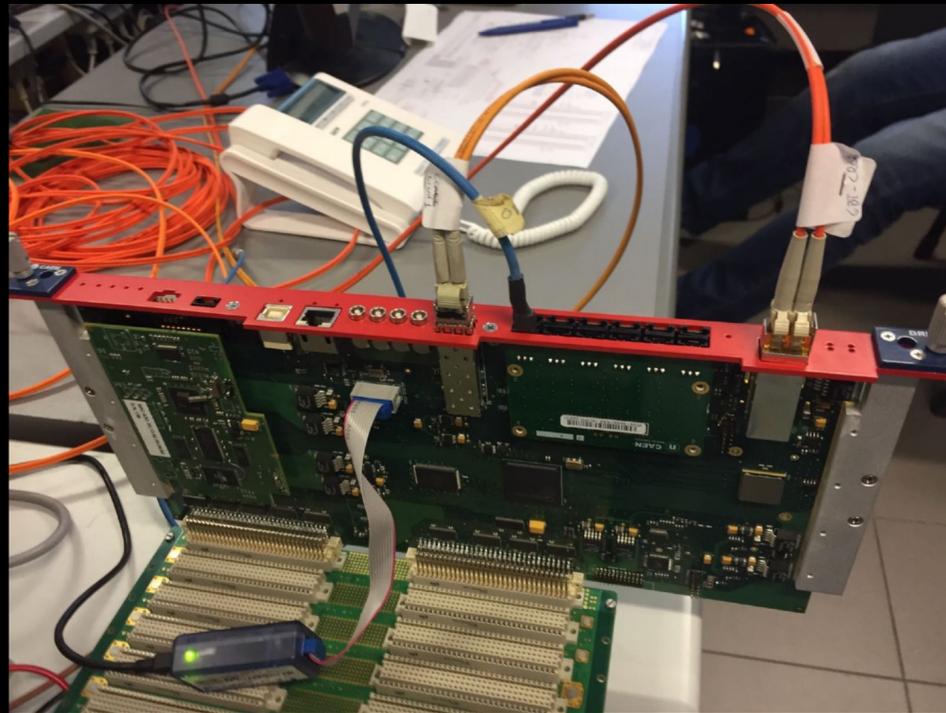
PCB a dieci strati, quattro strati su flex, 256 piste ad
impedenza controllata sul flex



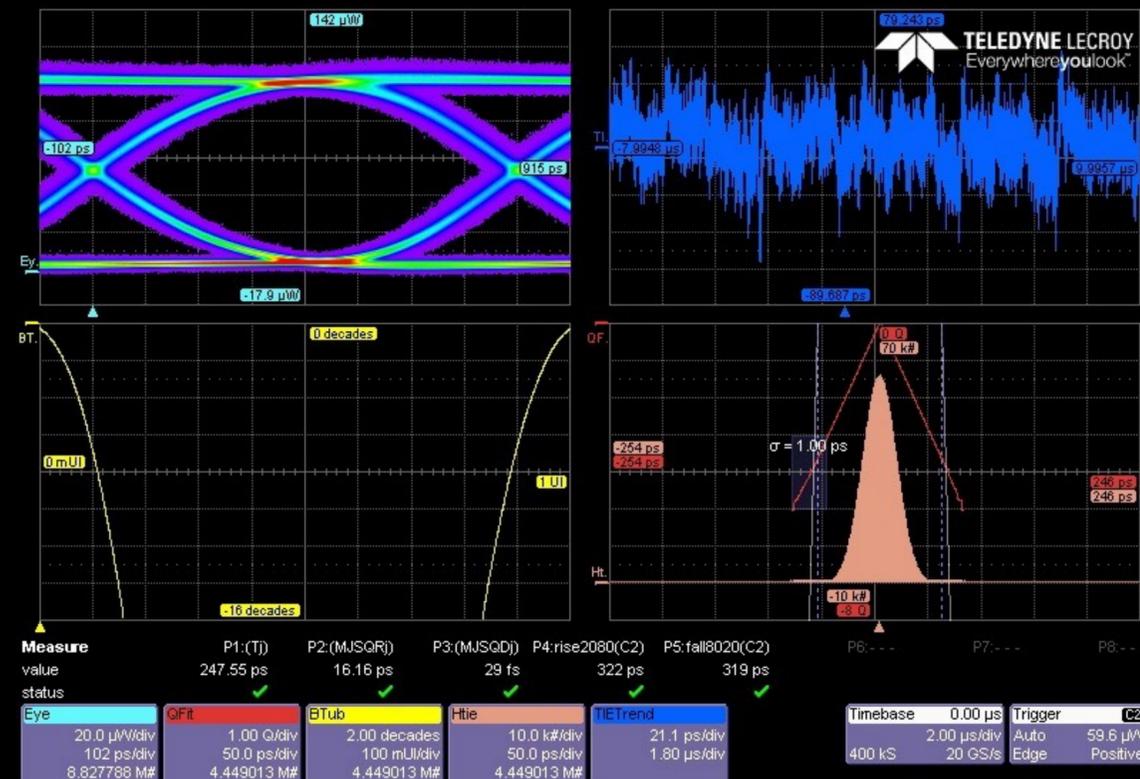
PCB 10 Layers a impedenza controllata
Componenti selezionati per il funzionamento in azoto liquido
Può ospitare una matrice da 256 SiPM
Lettura dei SiPM con 8 ASIC bondati sulla parte Bottom del PCB
Interfaccia digitale, verso FPGA con linee differenziali ad alta
velocità, tramite connettore FMC 400 pin

Cosa progettiamo/costruiamo a Bologna

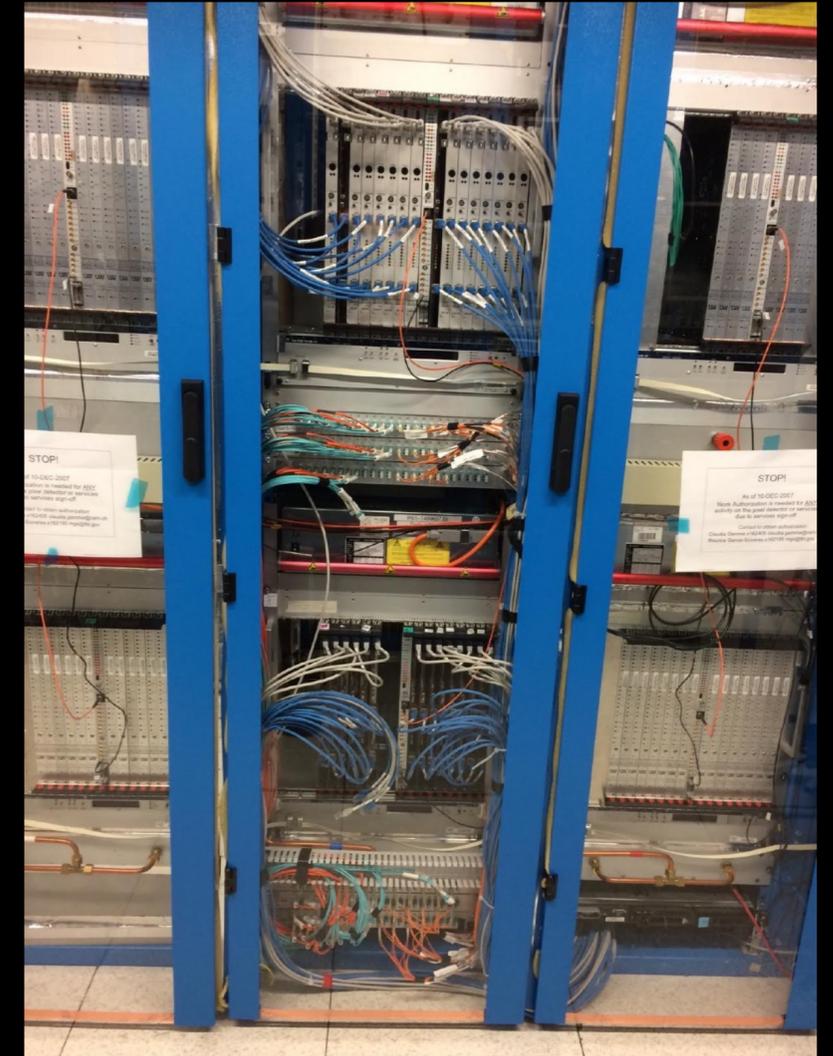
Esempi di elettronica di elaborazione digitale



14 layers - 9U x 160 mm - 80 schede prodotte
 FPGA per l'elaborazione dei dati
 Output dati: 3.2 Gb/s
 Testata per tolleranza alle radiazioni



Studio delle problematiche di trasmissione dati digitali ad alta frequenza



Installazione e test delle schede prodotte in crate presso gli esperimenti

Supporto agli esperimenti

Installazione, cablaggi, manutenzione



Supporto agli esperimenti nei laboratori in cui sono costruiti (es. CERN a Ginevra)

Strumentazione

Dotazione base

Ogni stanza ha almeno un tavolo di lavoro attrezzato
Ogni persona possiede un corredo di strumenti di base:

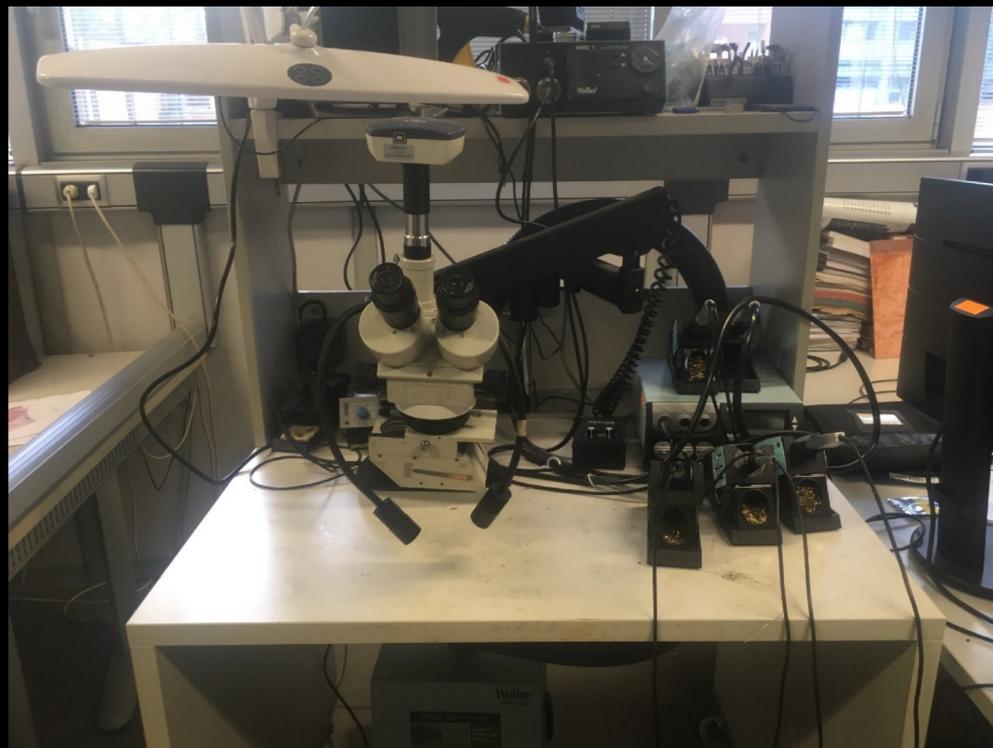
Tester

Saldatore

Alimentatori

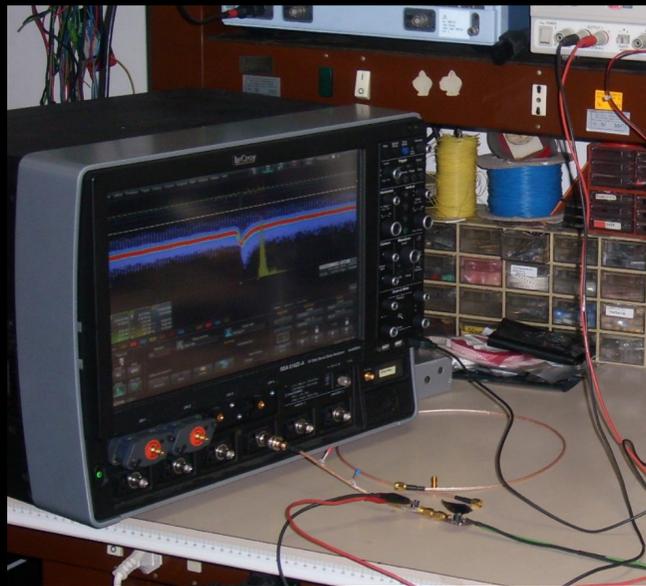
Oscilloscopio

Attrezzi anche di precisione

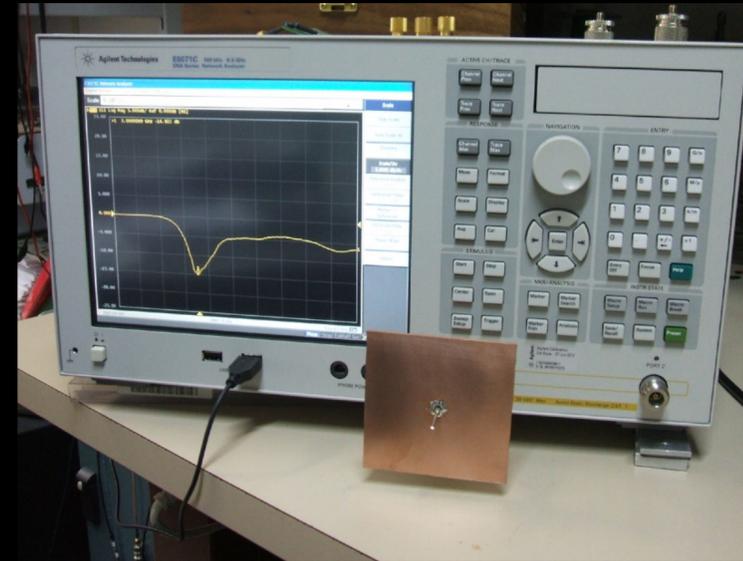


Strumentazione

Alcuni strumenti di alta gamma



- Oscilloscopio:
Analog Bandwidth: 16 GHz
~ 28 ps rise time
Sample rate: 40 GS/s



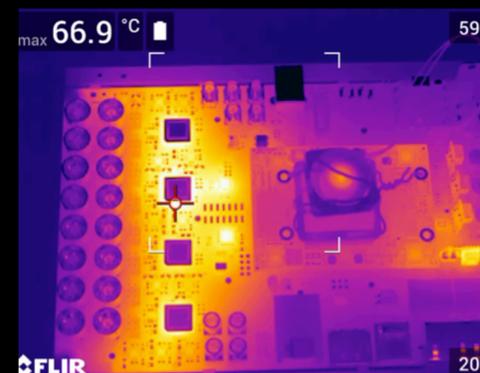
- Network analyzer
Range: 100 kHz to 8.5 GHz
2 ports S-parameter test



R&S SMB100A RF and
Microwave Signal
Generator

R&S FSL Spectrum
Analyzer

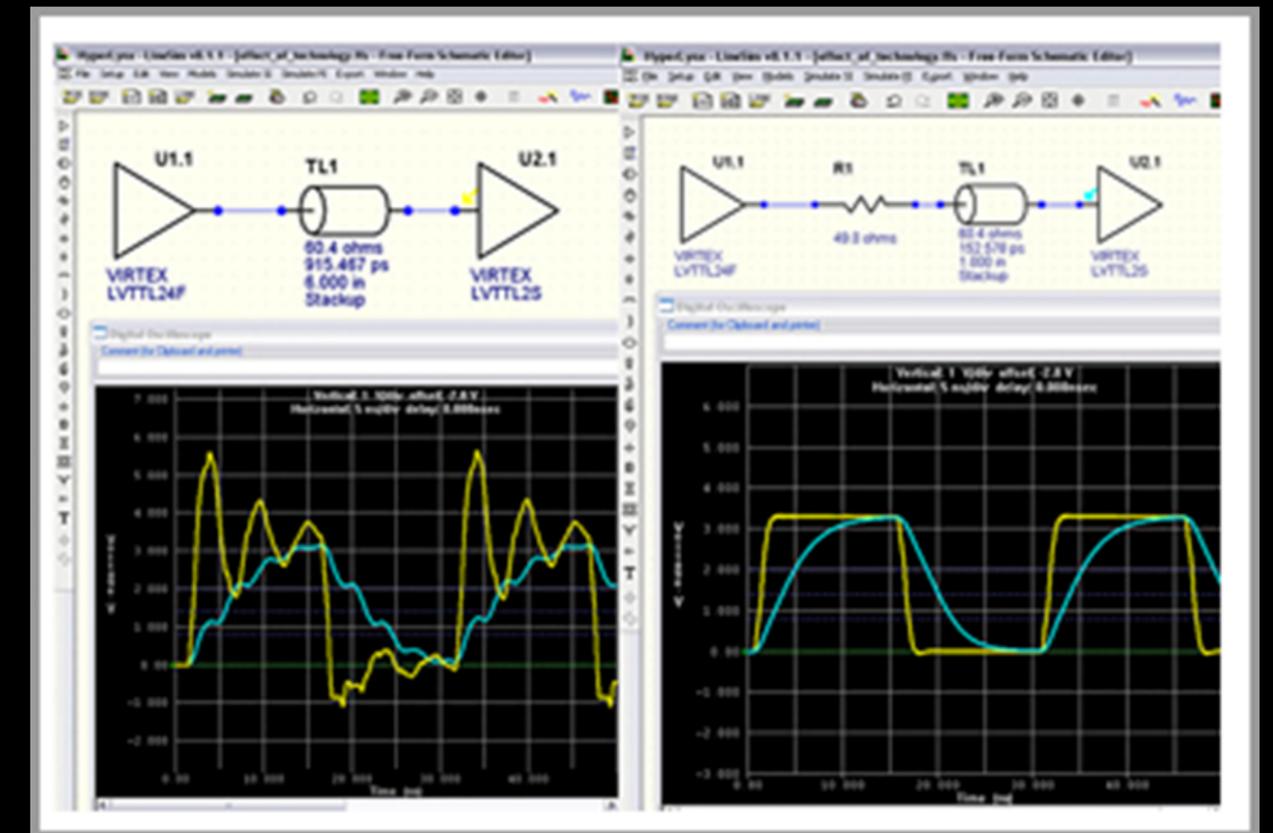
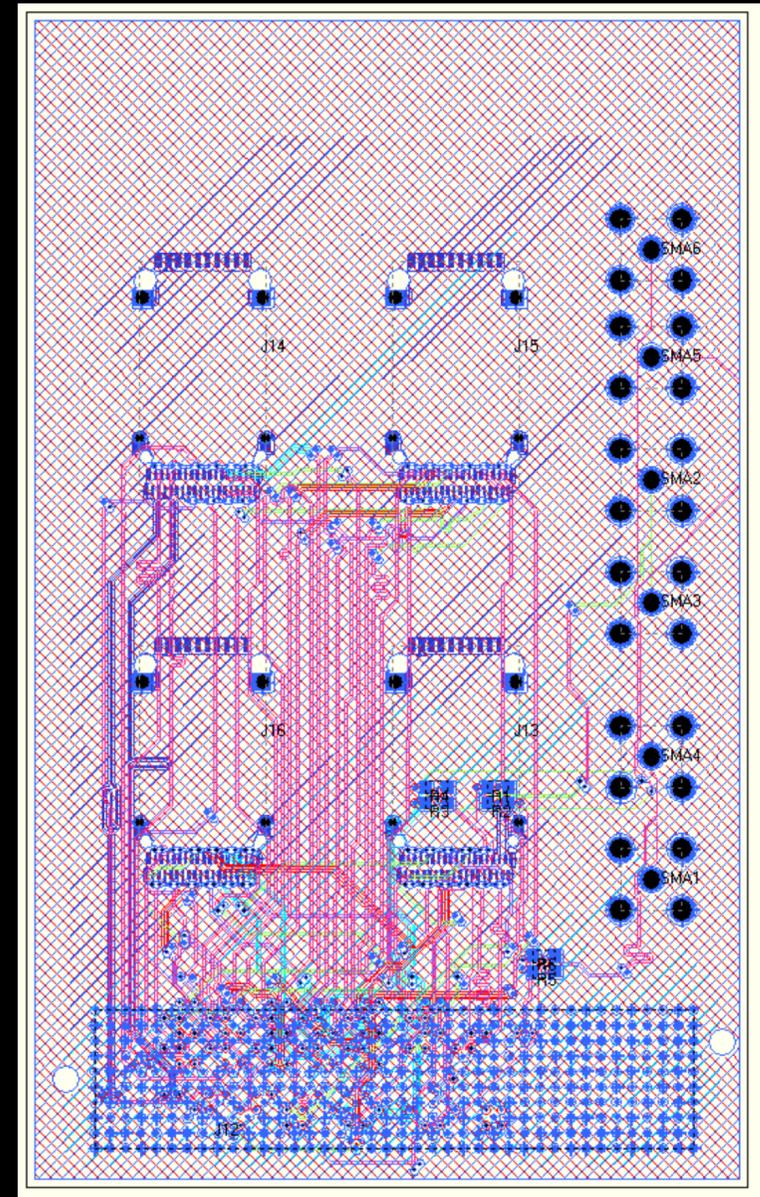
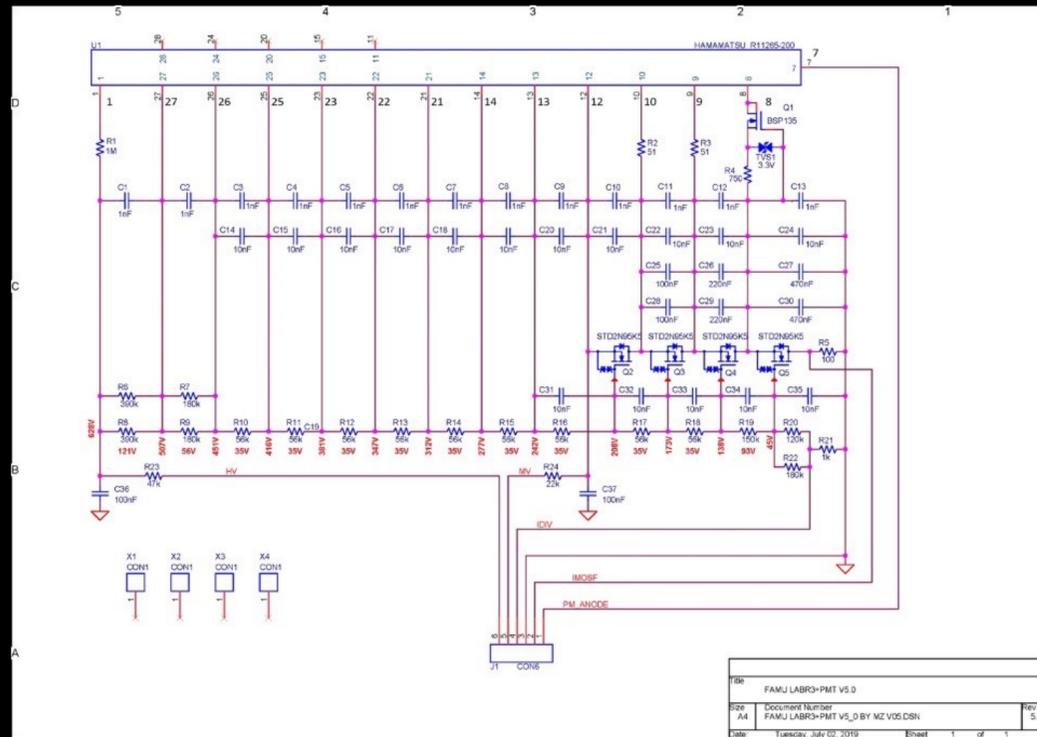
9 kHz to 6 GHz



- Termocamera FLIR E95 (464 × 348 pixel, da
-20 °C a 1500 °C in 3 range)



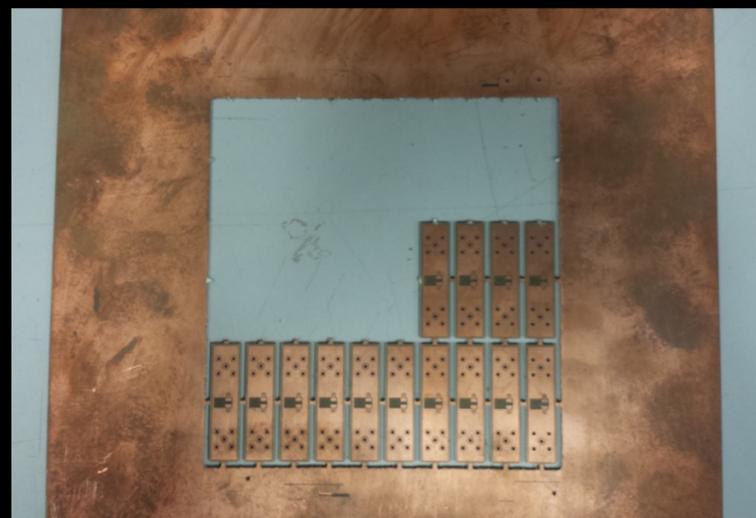
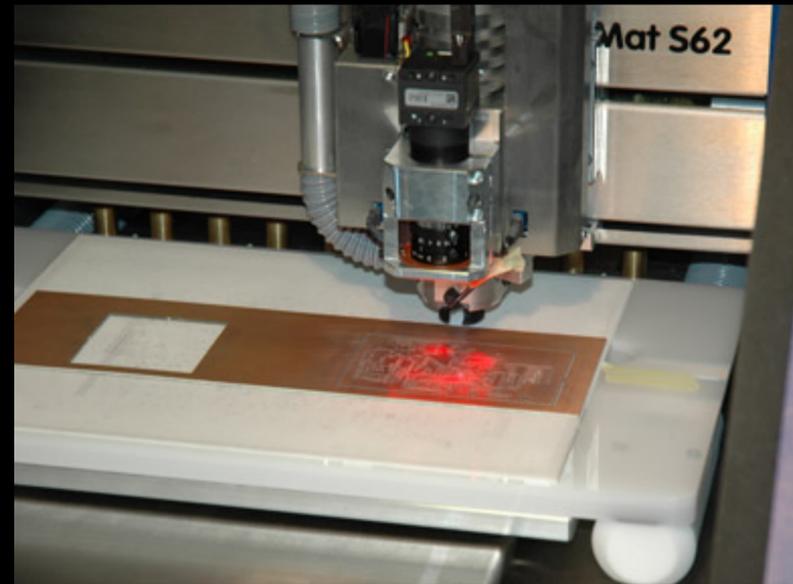
Progettazione e simulazione di schede elettroniche



OrCAD e PCB Expedition
per schematici e layout

HyperLynx per la simulazione
di segnali su circuiti stampati

Laboratorio di prototipazione PCB

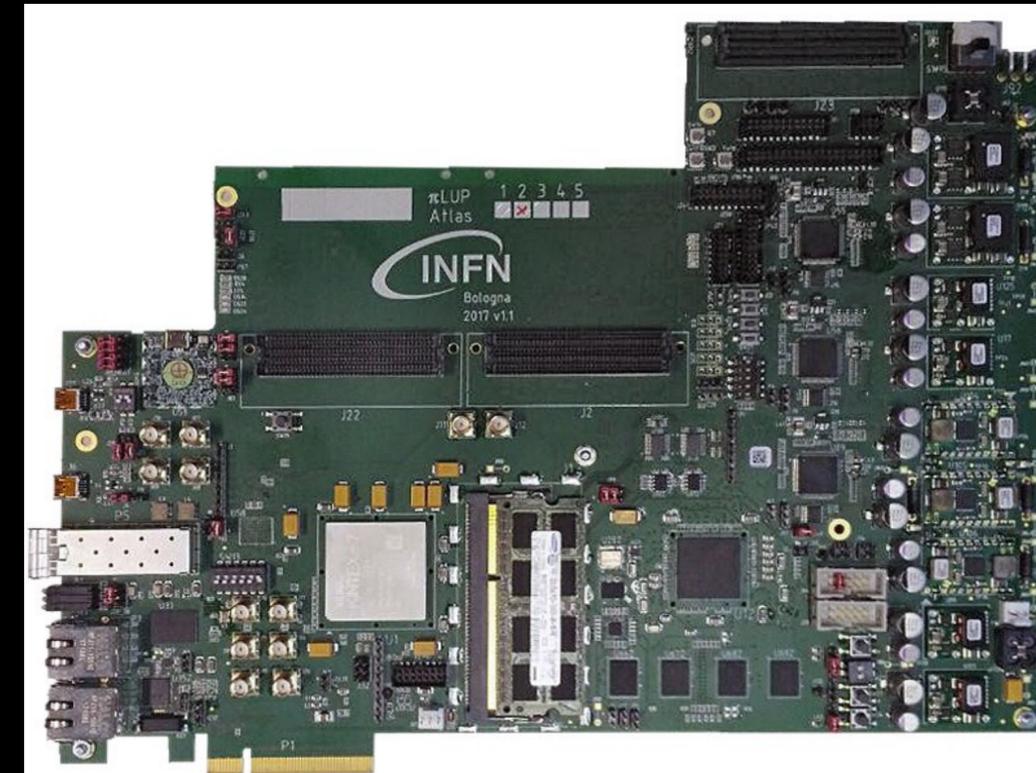
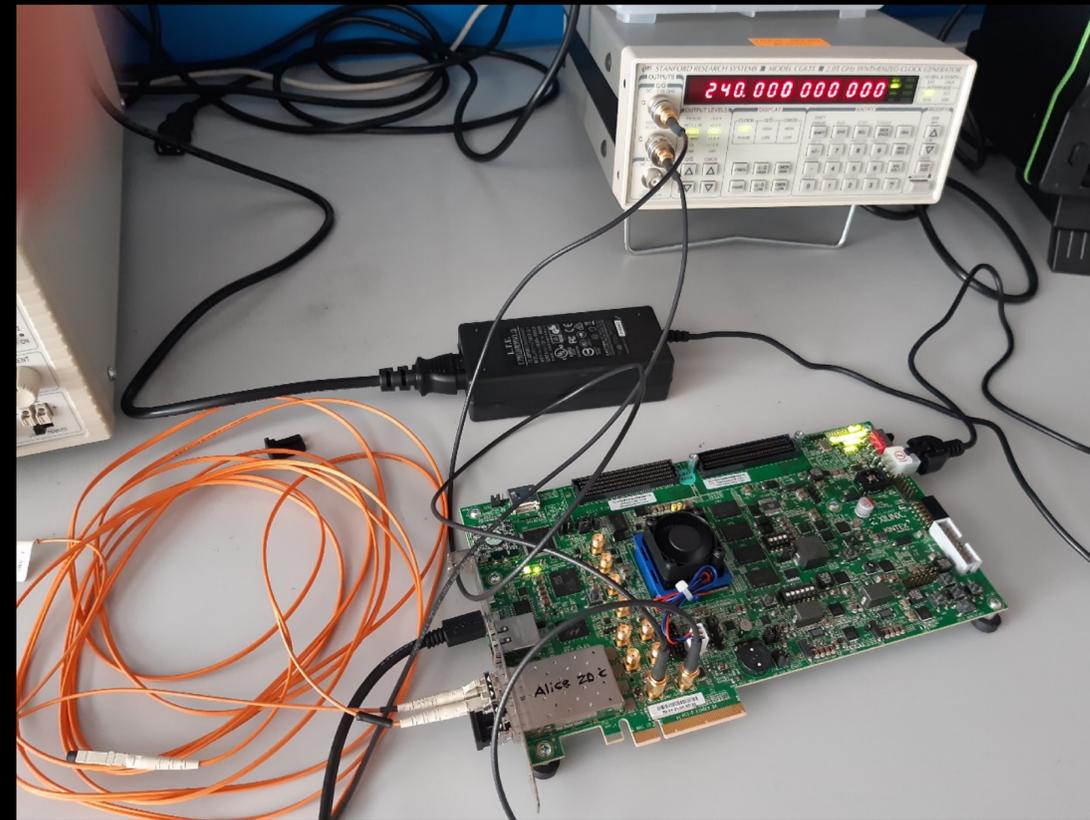


Progettazione di logiche programmabili

```
-- import std_logic types
LIBRARY ieee ;
USE ieee.std_logic_1164.all ;

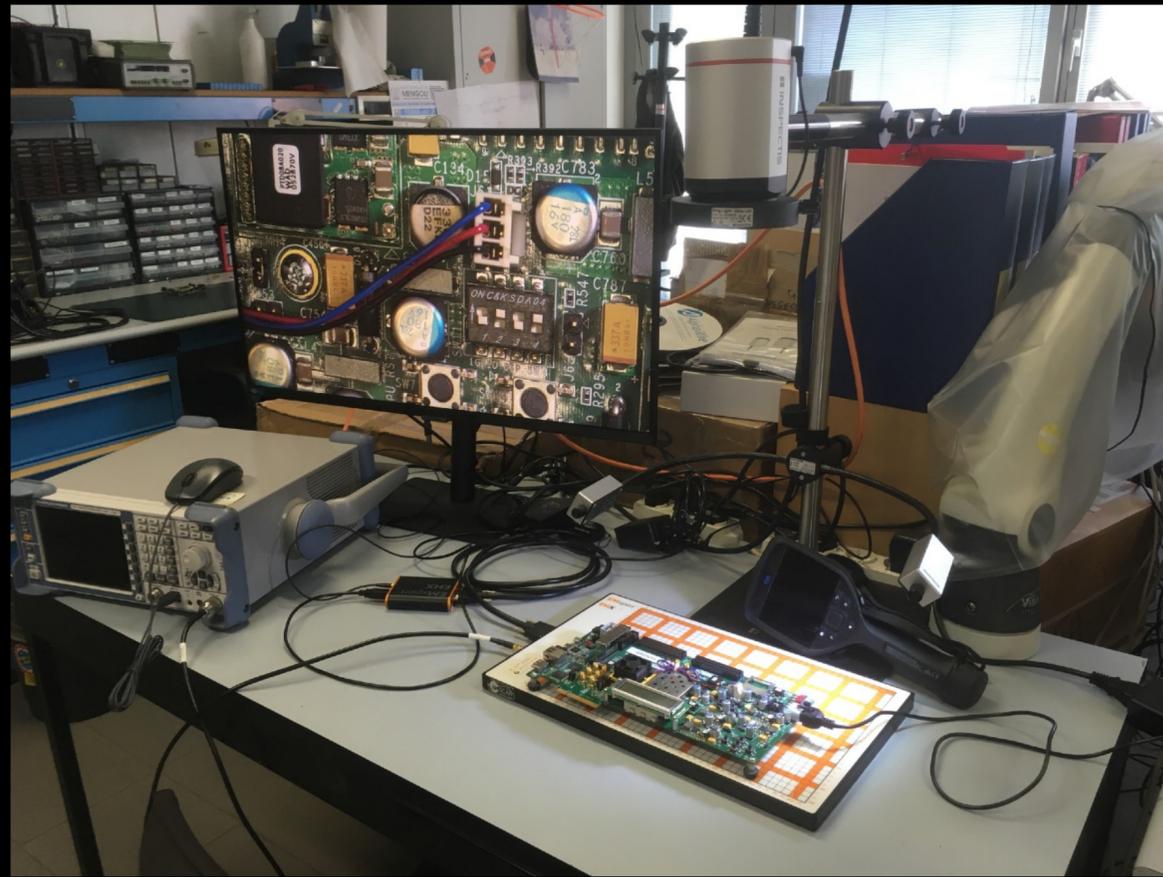
-- entity decalration
entity eq1 is
  port (
    i0, i1: in std_logic;
    eq: out std_logic
  );
end eq1;

-- implementation with boolean operation
architecture sop_arch of eq1 is
  signal p0, p1 : std_logic;
begin
  -- sum of two product terms
  eq <= p0 or p1 ;
  -- product terms
  p0 <= (not i0) and ( not i1);
  p1 <= i0 and i1;
end sop_arch ;
```

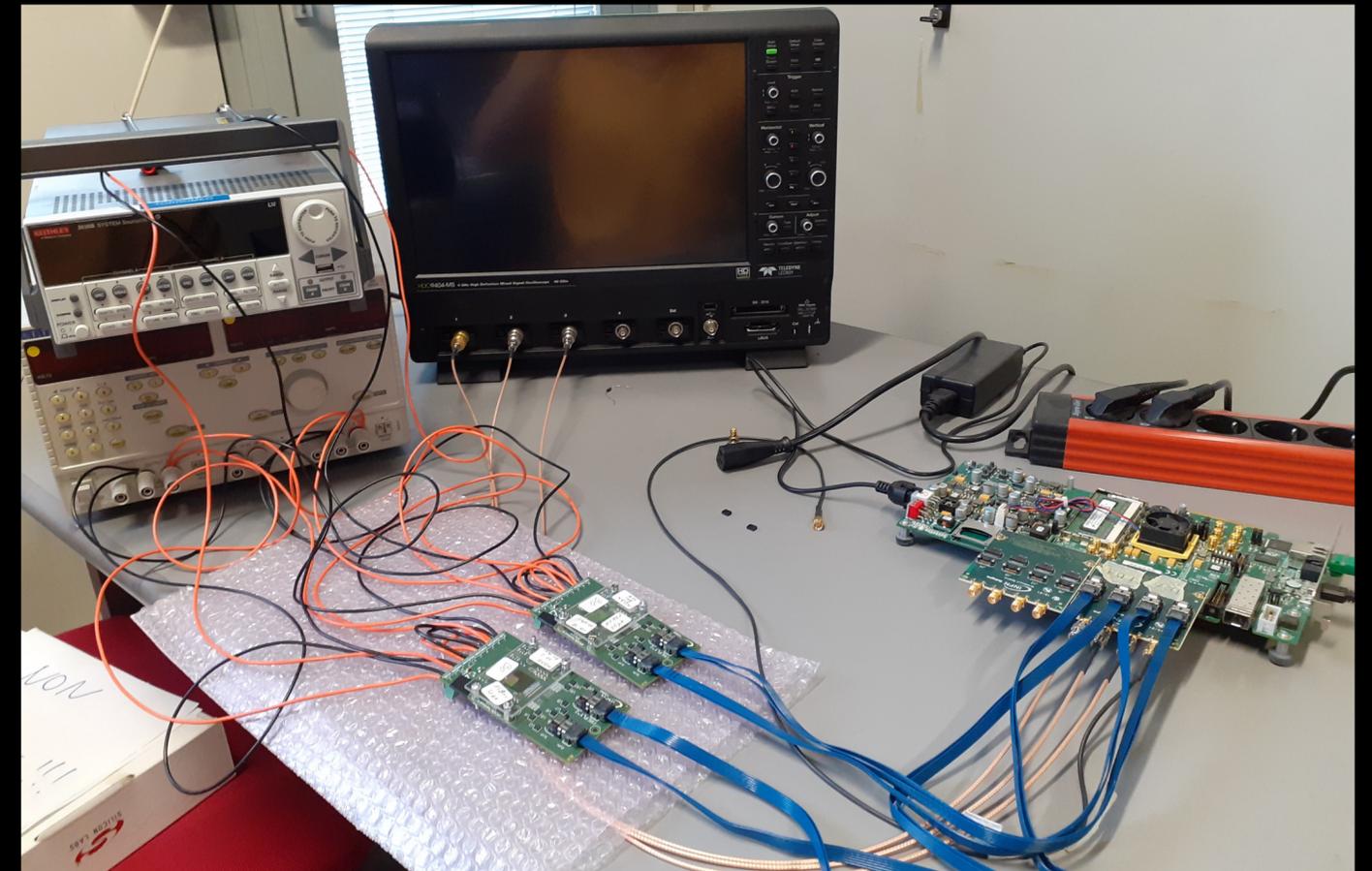


Sviluppo di firmware per dispositivi FPGA programmabili
tramite linguaggio di alto livello (VHDL) e test su "evaluation board"

Verifica delle schede realizzate



Ispezioni visive, termiche e di emissioni



Realizzazione del Setup di test.

Verifiche funzionali iniettando dati di test, leggendo i dati di output e verificando i segnali con strumenti di precisione (es. oscilloscopi a larga banda).

Proposte di tirocini

- Progettazione del firmware per una FPGA Xilinx Ultrascale+ per la scheda di acquisizione dati RDO dell'esperimento EIC (Electron Ion Collider)
- Progettazione del PCB mediante pacchetto Siemens della scheda RTM per la sincronizzazione e l'acquisizione dati dei super-attenuatori dell'esperimento Virgo
- Simulazione post layout per lo studio della signal integrity mediante pacchetto Siemens della scheda RTM per la sincronizzazione e l'acquisizione dati dei super-attenuatori dell'esperimento Virgo
- Progettazione del firmware per una FPGA Xilinx Ultrascale+ per la scheda RTM per la sincronizzazione e l'acquisizione dati dei super-attenuatori dell'esperimento Virgo