

# LITE – SLPD

(**L**ightweight **I**ntegrated **T**echnology for **S**pace **L**uminoscence and **P**article **D**etection)

*Meeting generale LITE-SLPD*  
*26 giugno 2024 – INFN Tor Vergata*

Punto attività a Roma Tor Vergata

Davide Badoni

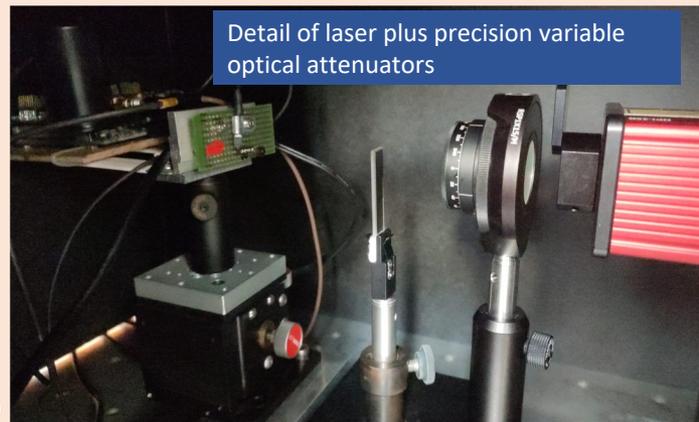
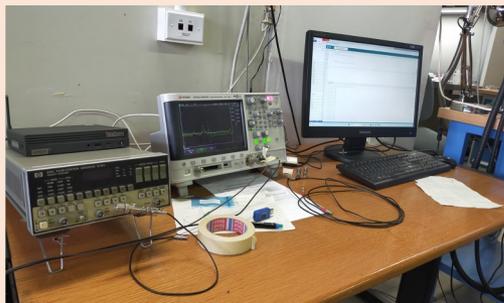
## **Persone coinvolte nelle attività per il 2025 – stime FTE**

- Davide Badoni (Tecnologo) *Resp. Locale Lite-SLPD* **0.6 FTE**
- Marco Casolino (Dirigente Ricerca) *Resp. Locale SPBR* **0.2 FTE**
- Roberto Ammendola (Tecnologo) **0.1 FTE**
- Laura Marcelli (Ricercatrice) **0.2 FTE**
- Gianmaria Rebustini (Assegnista ricerca universitario) **0.3 FTE**
- Matteo Salvato (Ricercatore univ.) **0.3 FTE**
- Enzo Reali (Tecnico universitario) **0.4 FTE**
- Alessandro Marcelli 2024

# LITE-SLPD — Banco ottico attrezzato a Tor Vergata ed attività svolte



Black Hardboard Sliding Door Enclosure



Detail of laser plus precision variable optical attenuators

*Banco ottico attrezzato - Matteo Salvato*



Misure e test preliminari su Cosmo ArduSiPM a Tor Vergata

GIANMARIA REBUSTINI (INFN)  
ENZO REALI (TOR VERGATA)

Fine 2023

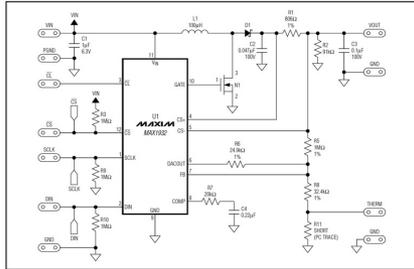
INFN Meeting Micro / LITE SPLD 13 dicembre 2023

GIANMARIA REBUSTINI — ENZO REALI

**Outline**

- Setup strumentale
- Setup elettronico
- Linearità del Peak&Hold
- Linearità ADC
- Calibrazione con scintillatori
- Calibrazione con scintillatori: Torio, Cesio e KCl
- Considerazioni finali

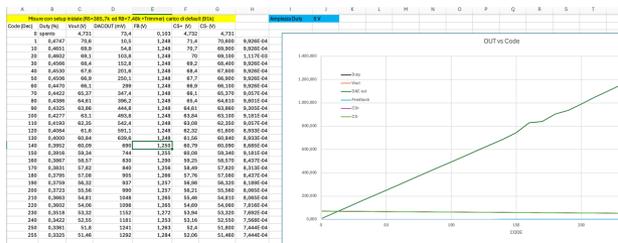
# LITE-SLPD – Caratterizzazione preliminari sul dispositivo MAX1932



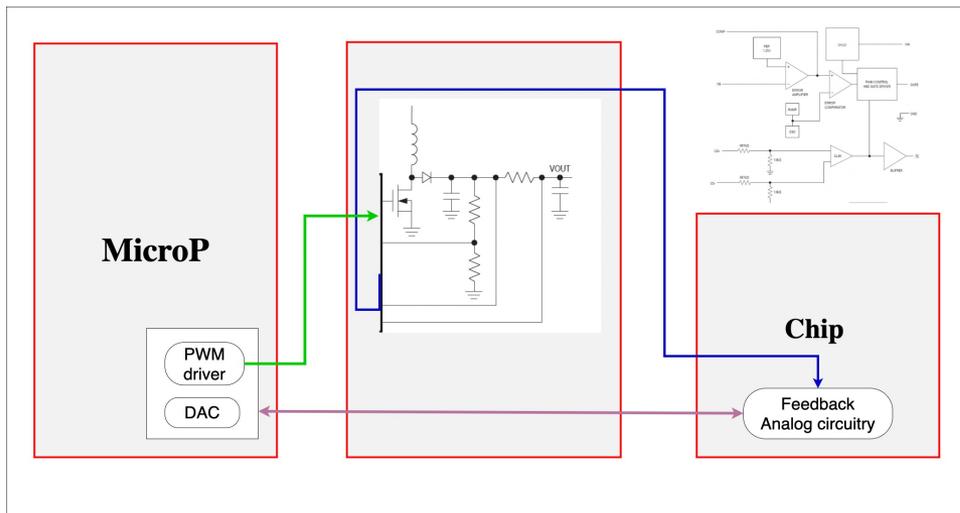
Evaluates: MAX1932

Sono state condotte misure di caratterizzazione preliminari sul dispositivo MAX1932, un generatore HV boost-buck per sensori SiPM a modulazione di larghezza di impulso (PWM), utilizzando l'EV-kit.

L'obiettivo è quello di analizzare la tensione di uscita al variare della tensione impostata dal DAC e del carico. È emerso che il duty cycle, che determina la tensione di uscita, è regolato automaticamente tramite un feedback analogico basato sulla corrente assorbita dal sensore, letta sulla resistenza.



È stata costruita una breadboard con questi componenti esterni, pilotata da un generatore da banco a duty cycle variabile, per misurare come reimpostare il duty cycle in risposta a variazioni del carico rispetto al valore nominale.

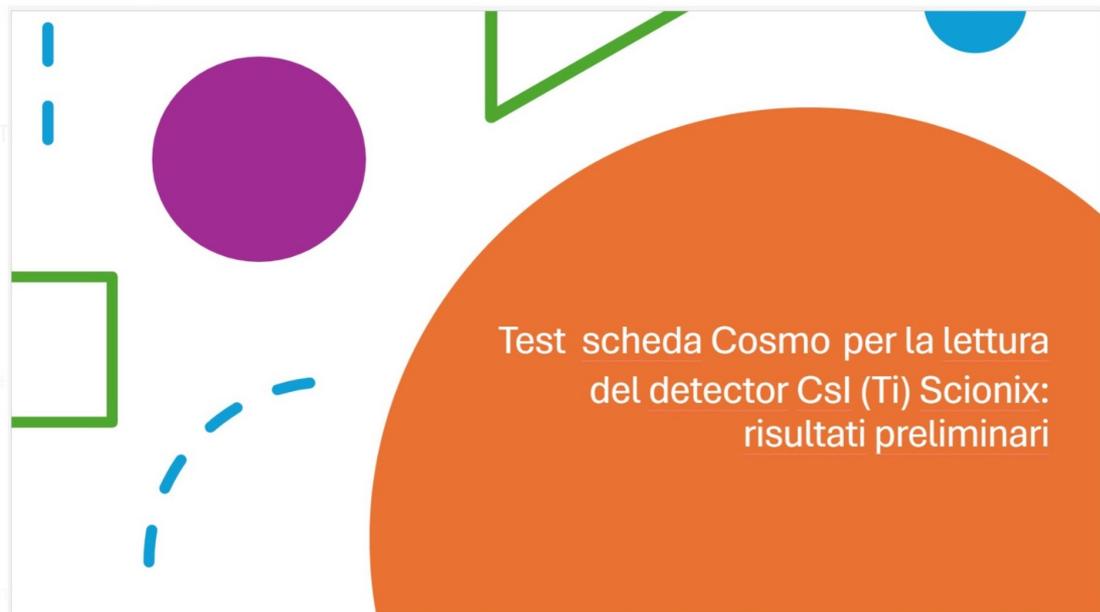


L'intento è replicare eventualmente (TBV) questo sistema sul **chip custom**, prevedendo di ospitare la parte analogica di feedback all'interno del nuovo chip.

Potrebbe essere utile valutare se il generatore di duty cycle variabile possa essere implementato all'interno del microprocessore della nostra scheda, insieme al DAC.

# LITE-SLPD – Cosmo per la lettura del detector Scionix [SEE -PBR] – risultati preliminari

---



**Enzo Reali**

