

Elettronica

(attività luglio 2023/giugno 2024)

Le due "torri"



Grazie!

Giulio Avoni

Gabriele Balbi (TD 100% su ETIC fino al 14/5/25)

Casimiro Baldanza

Fabio Bisi (pensionando nell'autunno '24!)

Alberto Brusegan (borsa di studio di un anno, iniziata il 4/12/23)

Luigi Degli Esposti

Davide Falchieri

Ignazio Lax

Giovanni Mastropasqua (TD 100% su ETIC fino al 4/6/25)

Stefano Meneghini

Giuliano Pellegrini

Luigi Rignanese

Giovanni Torromeo

Riccardo Travaglini

Mirco Zuffa

Largo ai giovani(ssimi)

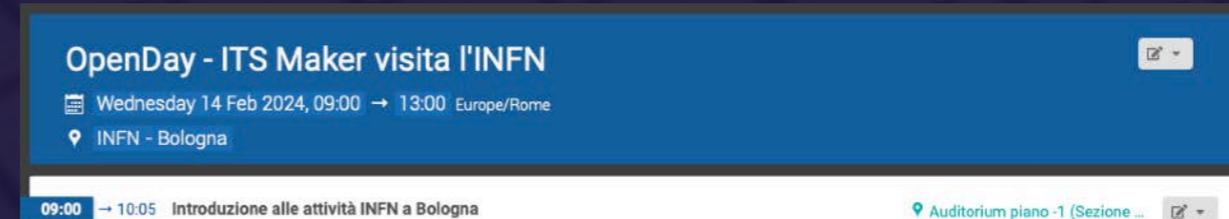
2 laureandi per Alice

Scheda picoTDC (Alice)

2 tirocinanti ITS (400 h)

Progettazione schemi elettrici (Virgo)

Sviluppo firmware per FPGA (Epic)



<https://agenda.infn.it/event/39890/>

1 tirocinante per il master di II livello di UniBO SPICES (400 h)

Space Missions Science, Design And Applications

Firmware / software per esperimento Arcadia

3 studenti PCTO (3 settimane) 4° anno Liceo Alberghetti (Imola)

Tema Onde Gravitazionali (ET)

1 studente PCTO (3 settimane) 4° anno Istituto Tecnico Industriale Alberghetti (Imola)

Progettazione di firmware per FPGA

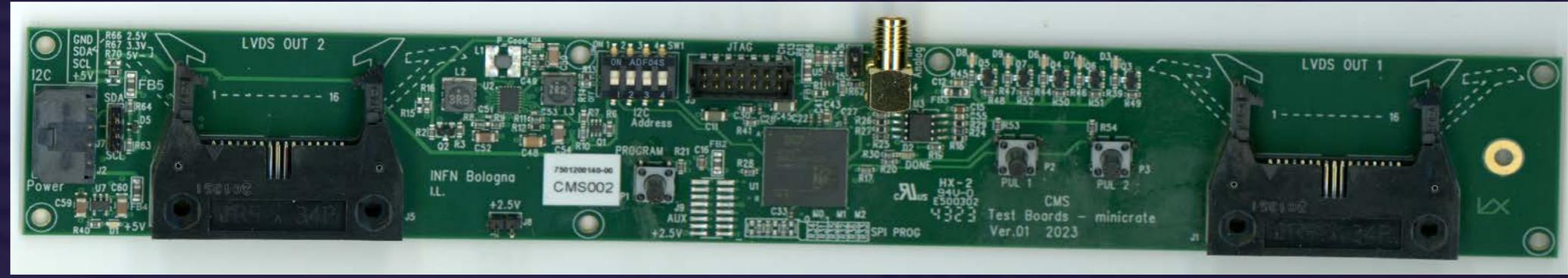
2 studenti- PCTO (3 settimane) 3° anno Istituto Tecnico Industriale Belluzzi (BO)

Acquisizione sensori, montaggio e test di schede elettroniche e introduzione al Verilog

Supporto agli ordini RS per la sezione

Highlights Tecnologici (1/2)

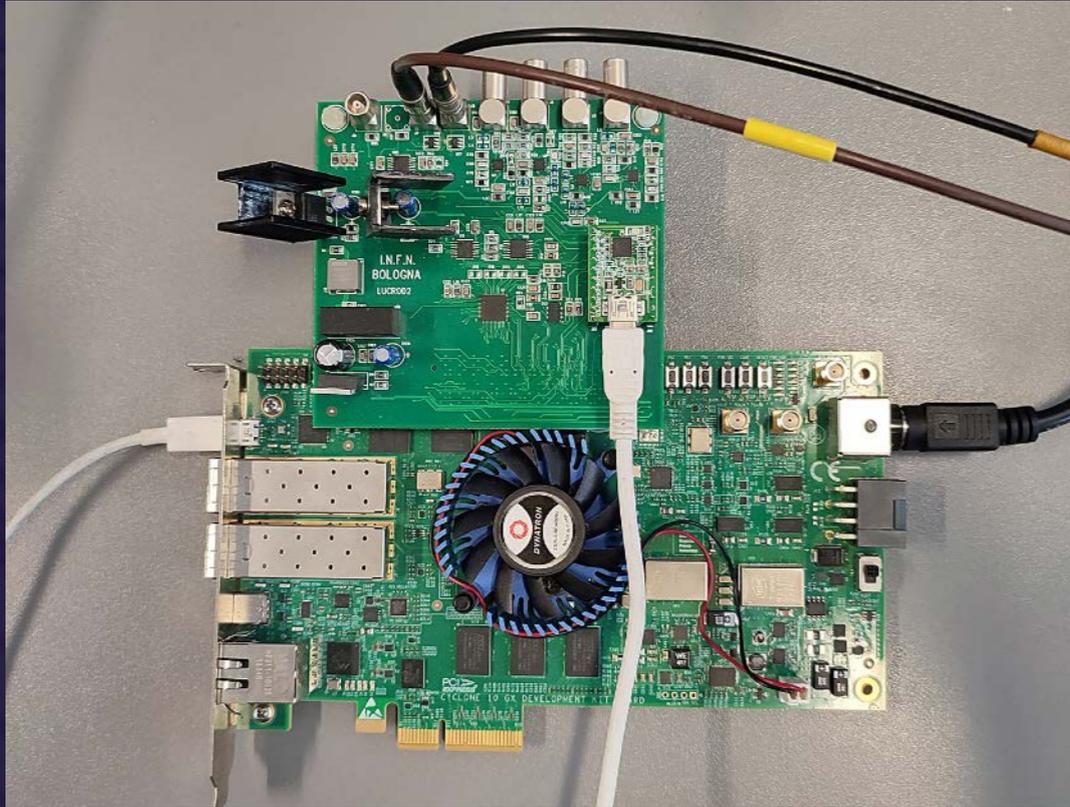
FPGA AMD(ex Xilinx) Spartan 7 (XC7S6 - 28 nm) ideale per progetti low cost per l'esperimento CMS



Crate per le schede CAEN Fers A5202 per l'esperimento Luxe
(Riadattamento di cestello commerciale Schroff e backplane progettato ad hoc)



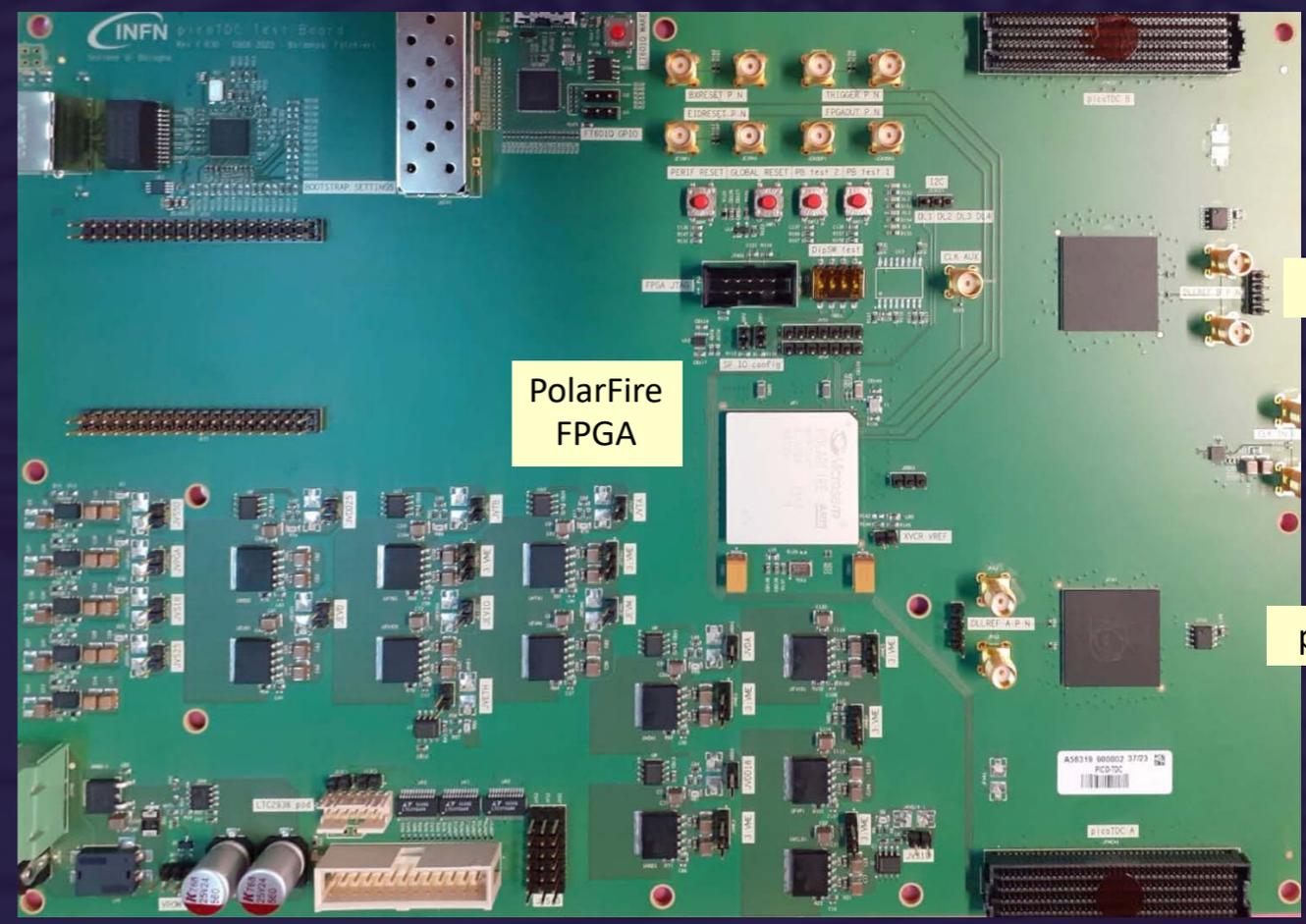
Highlights Tecnologici (2/2)



Prototipo per la validazione ADC (un canale a 12 bit a 650 Msps), amplificatori e DAC, per la scheda Lucrod2 per Atlas-Lucid (collegato ad una demo board della FPGA Intel Cyclone 10GX - 10 nm)

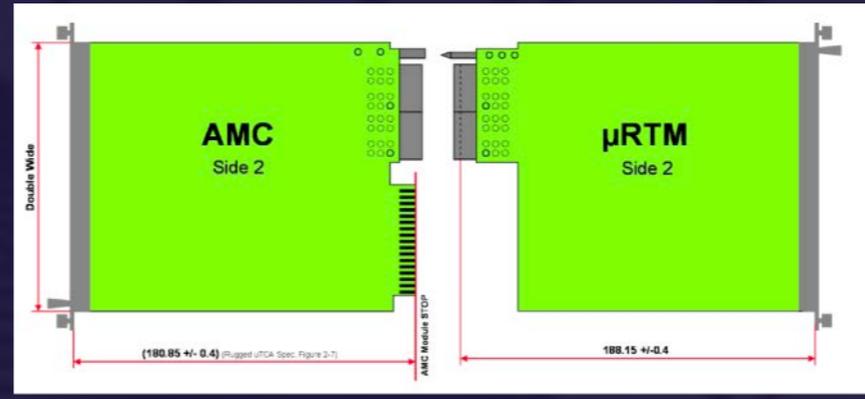
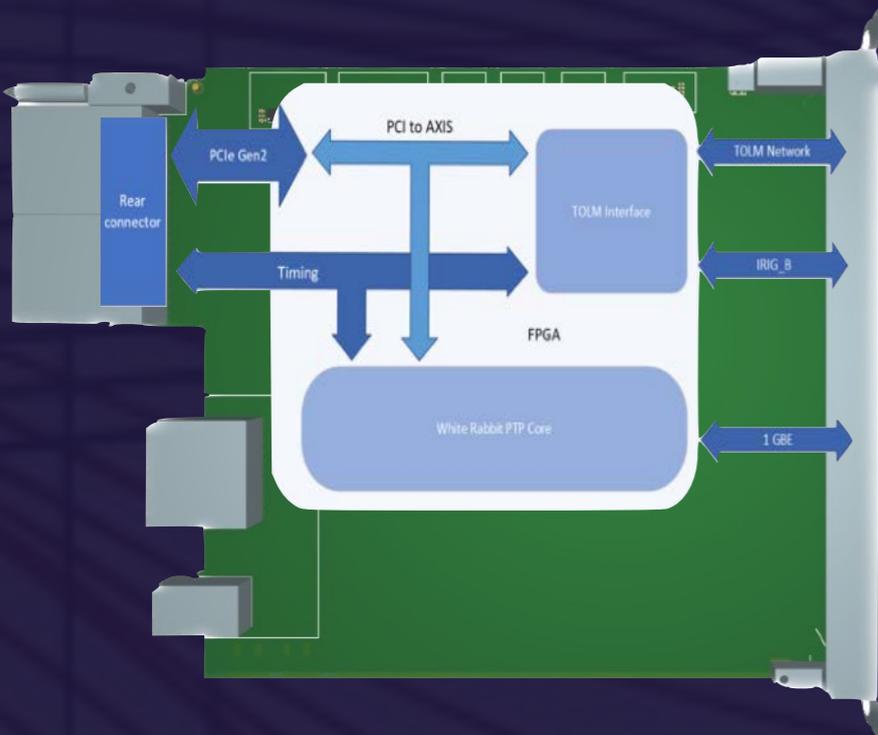
Scheda per la lettura di due Asic Cern picoTDC (65 nm, 3 ps resolution) tramite FPGA “non-volatile” Microchip PolarFire per Alice3

Banco di prova per 2 laureandi!

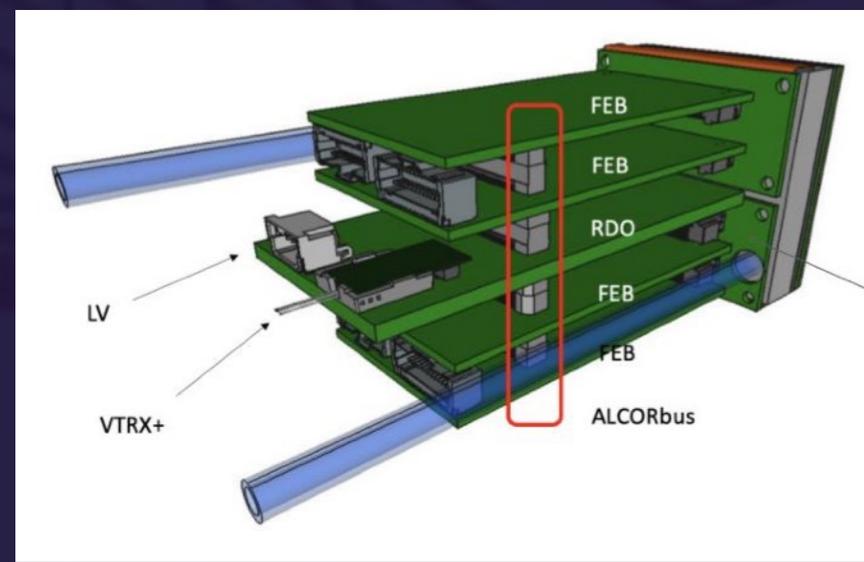


picoTDC

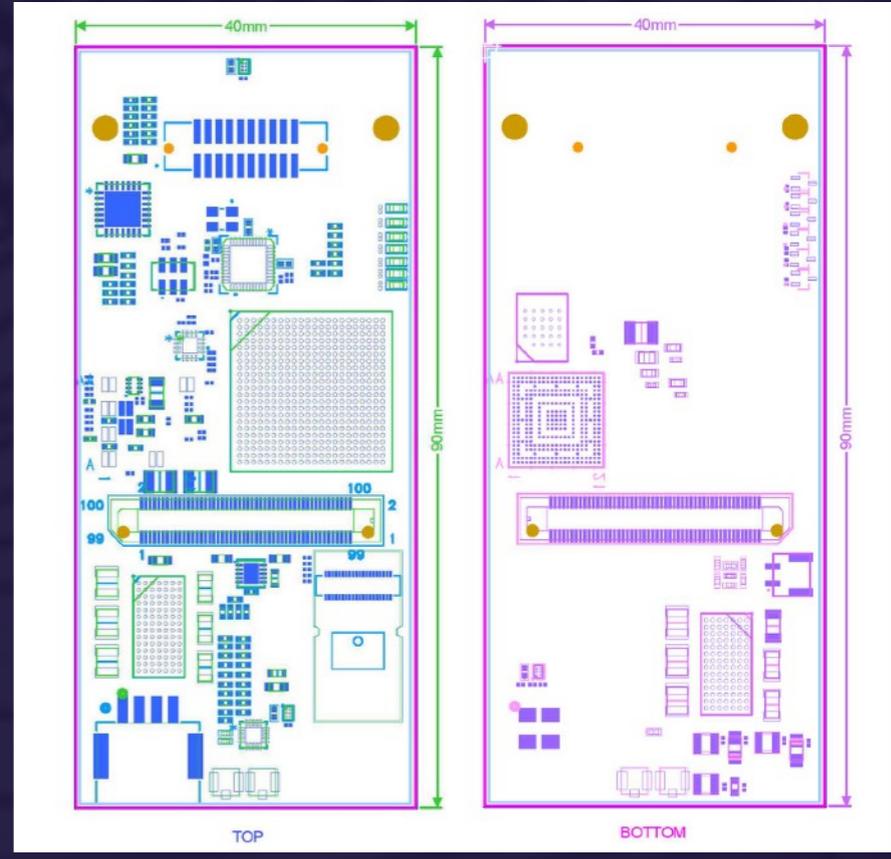
picoTDC



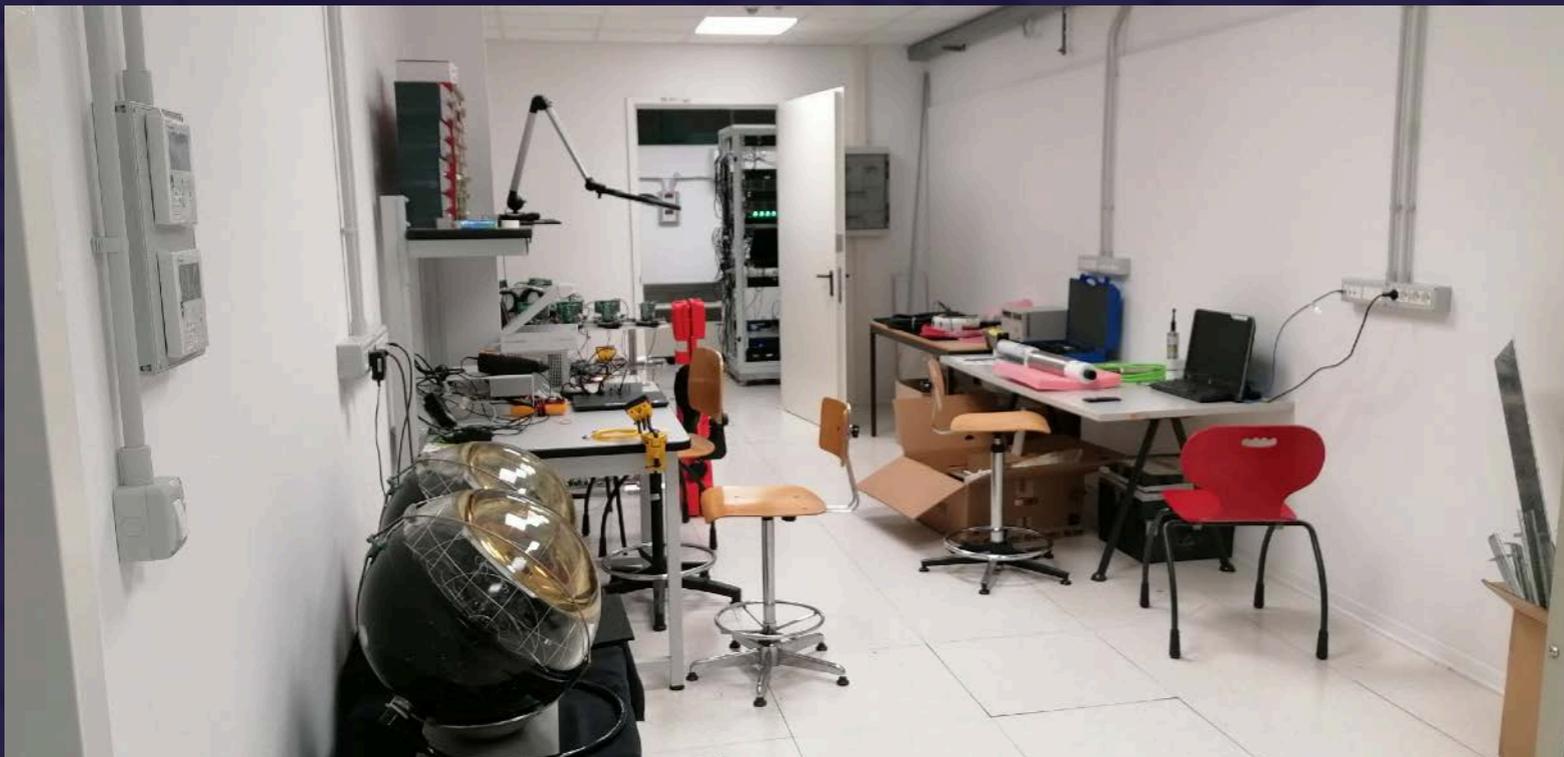
Rear Transition Module per crate uTCA 4.0 (Virgo)
 Timing, Synchronization and DAQ - White Rabbit Node



Scheda RDO per EPIC (EIC)
 IN: 32 lanes di dati a 400 MHz (DDR)
 OUT: VTRX+ (10 Gb/s)
 FPGA AMD Artix Ultrascale+ (16 nm FinFET)



Laboratori PNRR

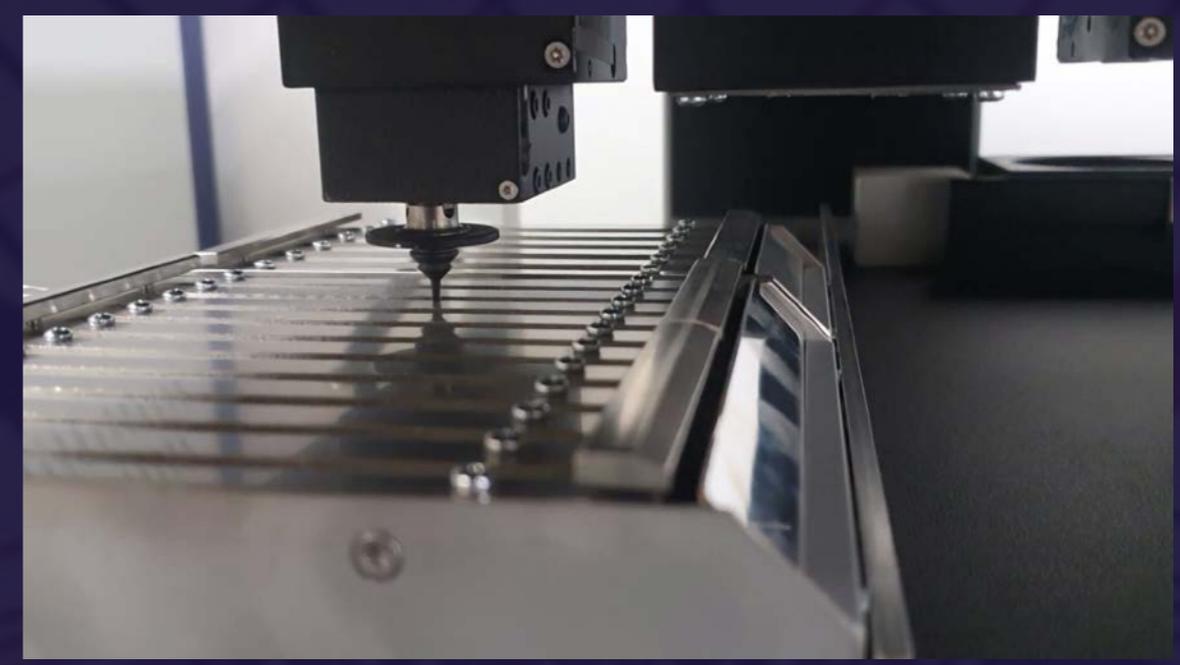
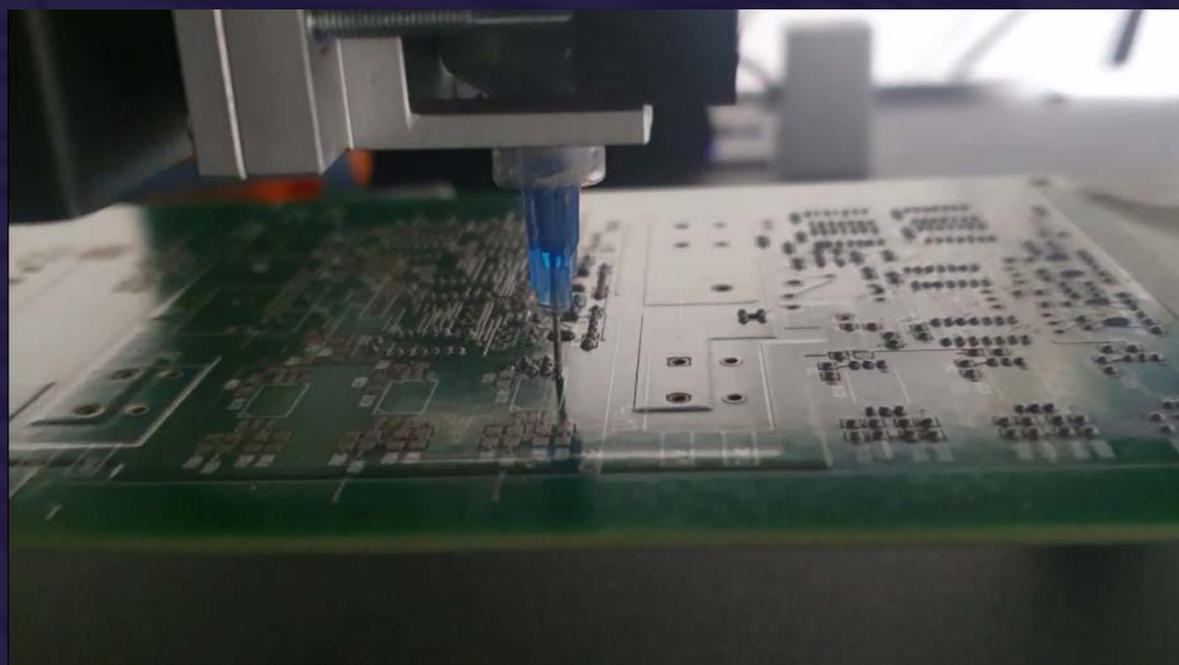


Contributo all'allestimento e alle attività presso i laboratori di integrazione dei Base Module (Bilbo) e di simulazione di acquisizioni dati su di una stringa (BB Lab) nell'ambito del progetto PNRR KM₃NeT₄RR

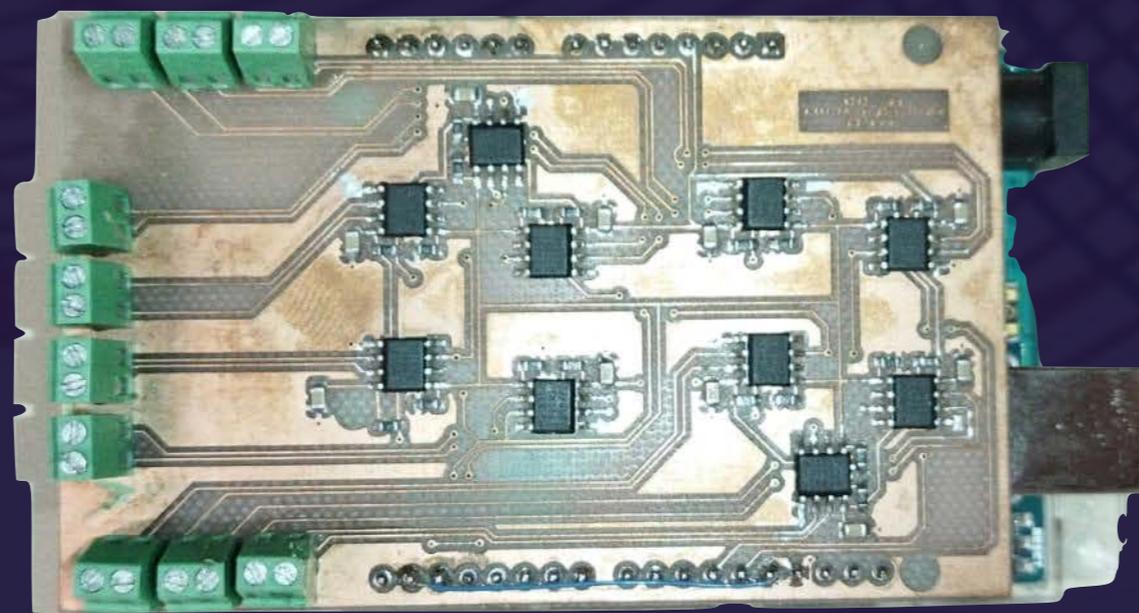
Contributo alla realizzazione e alle attività presso il laboratorio per l'infrastruttura BETIF nell'ambito del progetto PNRR ETIC



Prototipazione PCB



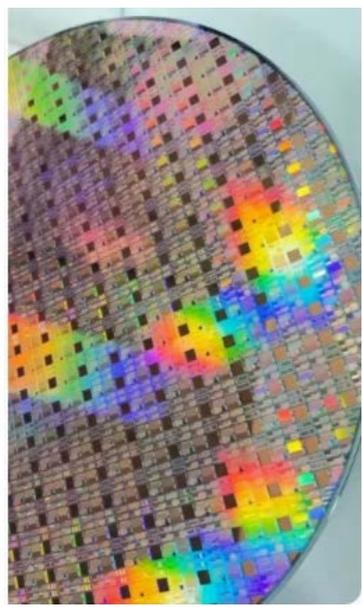
Pick and Place LPKF ProtoPlace S4: test preliminari soddisfacenti, non ancora pronti per produzioni



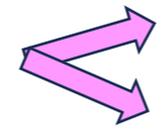
Sistema di lettura termocoppie di tipo K tramite Arduino

Microelectronics @BO

The ASIC design kits available are:



- **LFoundry**
 - 110 nm
- **TSMC**
 - 28 nm
 - 65 nm
- **UMC**
 - 65 nm
 - 110 nm



Arcadia
Davide Falchieri

continues
with DRD7.6a

Aspides
Luigi Pio Rignanese,
Davide Falchieri

maybe starting
next year

Ignite / Falaphel
Davide Falchieri

in progress

AIDAInnova – RD_FCC - DUNE
Francesco Chiapponi

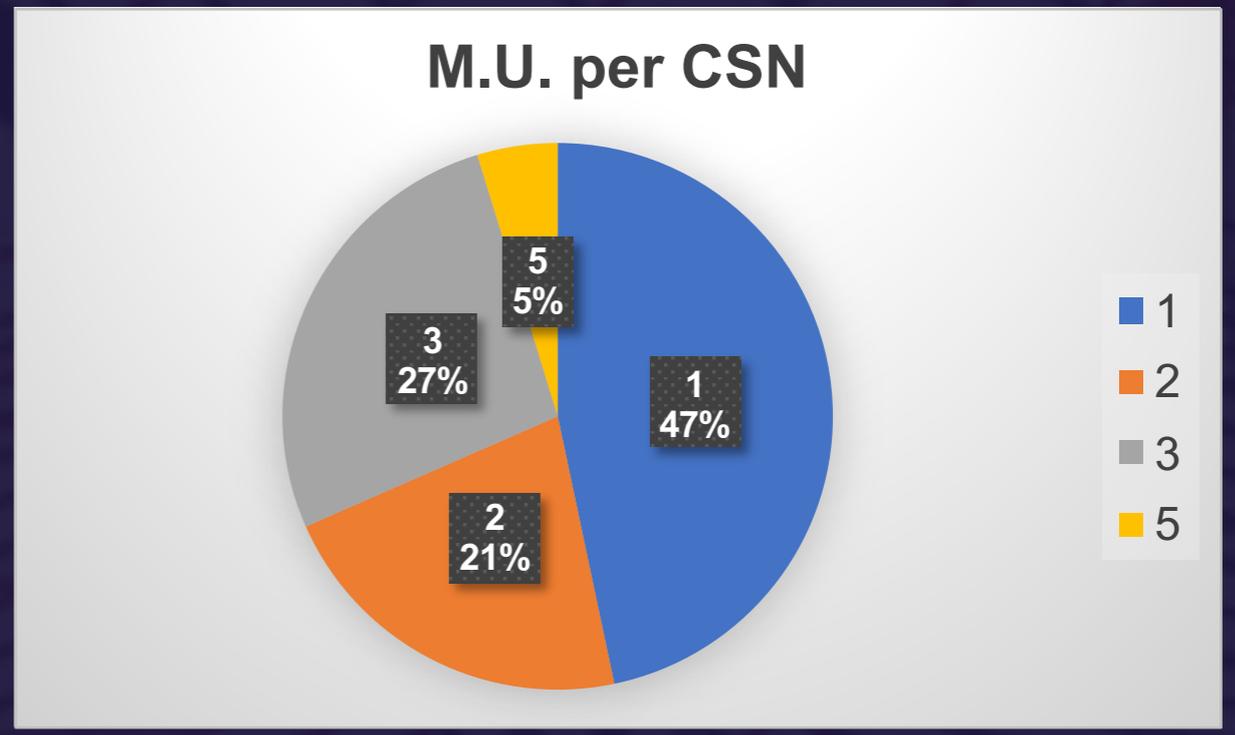
in progress

We have a PC with EDA tools for **ASIC design**:

- **Cadence** (analog and digital features): *national licenses*
- **Synopsys** (digital features): *3 local licenses*
- **Siemens** (former **Mentor Graphics**) (both): *local licenses*

Coordinatore: Davide Falchieri

ESPERIMENTO	LAB. ELETTRONICA(MU)
ATLAS	24
ALICE	16.5
DUNE&ICAR-US	16
KM ₃	10
EIC_NET	10
ET_ITALIA	6
VIRGO	6
CMS	3
SND@LHC	3
QUARTET (CSN ₅)	3
RD-FCC	2.5
HiDRa2	2
FAMU	1
FOOT	1
AMS ₂	1
LUXE	1
MESI UOMO	106
DISPONIBILI	106



Grazie per l'attenzione

Materiale aggiuzionale



OpenDay - ITS Maker visita l'INFN	
Wednesday 14 Feb 2024, 09:00 → 13:00 Europe/Rome	
INFN - Bologna	
09:00 → 10:05	Introduzione alle attività INFN a Bologna Auditorium piano -1 (Sezione ... Convener: Riccardo Travaglini (Istituto Nazionale di Fisica Nucleare)
09:00	Introduzione da parte dei Direttori della Sezione e del centro nazionale CNAF Speakers: Eugenio Scapparone (Istituto Nazionale di Fisica Nucleare), Luca Dell'Agnello (Istituto Nazionale di Fisica Nucleare) CNAF.pptx ITS-2024.pptx
09:20	Attività di Calcolo Speakers: Alessandro Pascolini (Istituto Nazionale di Fisica Nucleare), Daniele Lattanzio (Istituto Nazionale di Fisica Nucleare) Presentazione CNA...
09:35	Servizio di Elettronica Speaker: Riccardo Travaglini (Istituto Nazionale di Fisica Nucleare) INFN_BO_Electronic...
09:50	Elettronica negli esperimenti di Fisica delle alte energie Speaker: Antonio Paladino (Istituto Nazionale di Fisica Nucleare) 2024_02_14_paladi...

Gabriel Latronico - tirocinante ITS

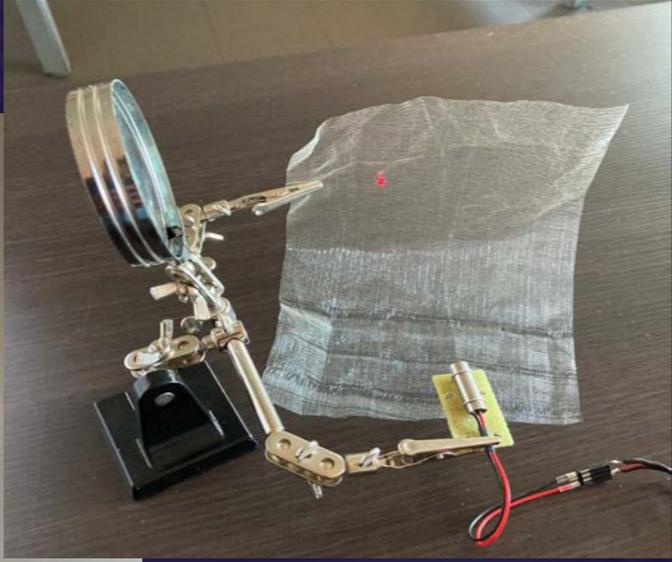
Progettazione dello schema elettrico della scheda per la sincronizzazione e l'acquisizione dati dei super-attenuatori dell'esperimento Virgo

Nicolas Bazzani - tirocinante ITS

Sviluppo del firmware per FPGA nell'ambito dell'esperimento EPIC (EIC)

Federico Navarra - tirocinante per il master di II livello di UniBO SPICES - Space Missions Science, Design And Applications

su "Improvement of the data acquisition system firmware / software for a custom pixel detector, developed for the INFN Arcadia project



PCTO a tema Onde Gravitazionali
(ET)-
Liceo Alberghetti (Imola)

Leonardo Neri - PCTO - 4° anno Istituto Tecnico Industriale Alberghetti (Imola)
Progettazione di firmware per FPGA

Matias Lenzi- PCTO - 3° anno Istituto Tecnico Industriale Belluzzi (BO)
Acquisizione sensori tramite Arduino, montaggio e test di schede elettroniche e introduzione al Verilog per i dispositivi FPGA

Matteo Puccio- PCTO - 3° anno Istituto Tecnico Industriale Belluzzi (BO)
Supporto agli ordini RS per la sezione