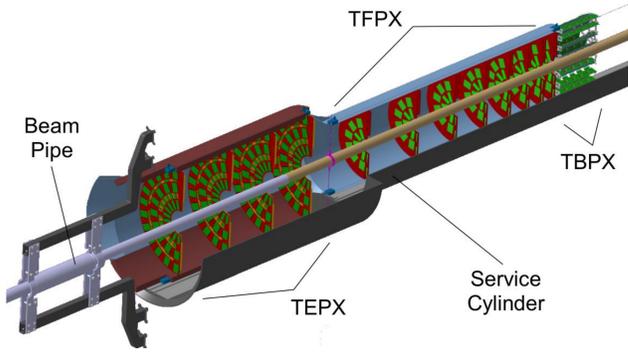


# Il test di sistema realizzato per il nuovo tracciatore interno per la fase II di CMS

## Il tracciatore interno di CMS per la fase di Alta Luminosità di LHC (HL-LHC)

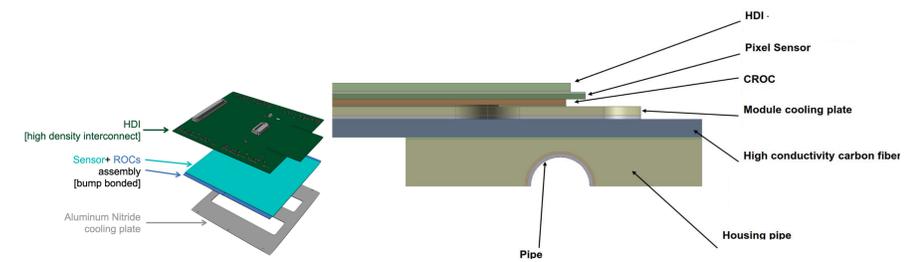


Raffigurazione di un quarto del tracciatore interno sviluppato per Fase II

- Durante HL-LHC si raggiungerà una luminosità istantanea di picco di  $7.5 \times 10^{34} \text{ cm}^{-2}\text{s}^{-1}$  con la previsione di raccogliere fino a  $4000 \text{ fb}^{-1}$  di dati a partire dal Run 4 nel 2029 e nei successivi Run 5 e Run 6
- Il tracciatore dell'esperimento CMS sviluppato per Run 1, Run 2 e Run 3 e attualmente operante non è compatibile con le fluenze previste durante HL-LHC e verrà completamente sostituito. In particolare le principali caratteristiche dell'apparato più interno (**Inner Tracker - IT**) [1] sono:
  - Rivelatori sottili a pixel in silicio resistenti alla radiazione (misurati fino ad una fluenza di  $2 \times 10^{16} \text{ n}_{\text{eq}}/\text{cm}^2$ ) con una cella di area  $25 \times 100 \mu\text{m}^2$  per aumentare la granularità e ridurre l'occupazione media. L'unità elementare dell'IT è il modulo, in cui il sensore è accoppiato al chip di lettura (CROC CMS Read-Out Chip, in questo caso CROC-v1 [2]) e a un circuito passivo di interconnessione. I moduli possono essere "double" (2 chip di lettura e 1 sensore planare o 2 sensori 3D) o "quad" (4 chip e 1 sensore planare)
  - Alimentazione seriale dei moduli che permette di ridurre il materiale passivo dei cavi
  - Meccanica e raffreddamento progettati per minimizzare il materiale passivo e lettura ottimizzata per sostenere il data rate
- Il tracciatore di Fase II è diviso in tre sottosistemi: Barrel (**TBPX**), dischi di forward (TFPX) e dischi di endcap (TEPX)

## Test di sistema per il tracciatore interno con lettura attraverso link elettrici

- Al fine di validare il funzionamento collettivo e non dei vari componenti, vengono implementati e studiati sistemi di complessità crescente che replicano porzioni dell'apparato finale → **Test di sistema**:
  - 8 moduli quad (TBPX, in versione prototipale con chip CROC-v1 dalle dimensioni finali ma senza sensore) alimentati in serie
  - Struttura meccanica finale in fibra di carbonio con tubi in acciaio inossidabile integrati nella struttura in contatto termico attraverso la "carbon foam". Il raffreddamento è con la  $\text{CO}_2$  a bi-fase (fino a  $-35 \text{ }^\circ\text{C}$ )
  - Connessione di lettura tramite link elettrico "flat cable" flessibile di 15 cm
  - Misure effettuate con temperatura controllata a  $-10 \text{ }^\circ\text{C}$  e fluendo aria secca



Rappresentazione schematica delle componenti di un modulo quad

Meccanica per TBPX

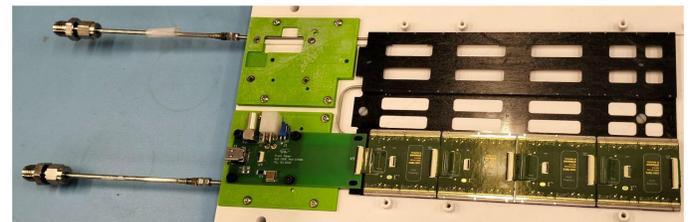
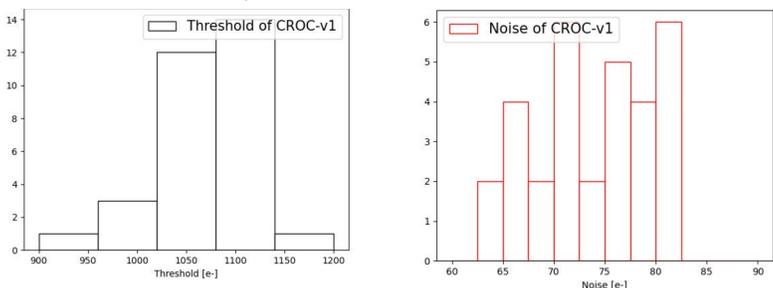
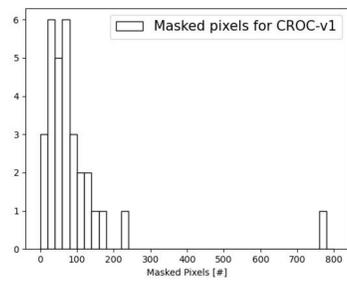


Foto del setup utilizzato per il test di sistema per TBPX



Distribuzione di soglia per i 31 CROC con lettura elettrica con  $\text{CO}_2$  a  $-31 \text{ }^\circ\text{C}$

Distribuzione di rumore per i 31 CROC con lettura elettrica con  $\text{CO}_2$  a  $-31 \text{ }^\circ\text{C}$



Distribuzione del numero di pixel mascherati per i 31 CROC con lettura elettrica con  $\text{CO}_2$  a  $-31 \text{ }^\circ\text{C}$

- Misure con sistema di lettura elettrico:
  - Moduli alimentati con 8 A e  $\sim 14.4 \text{ V}$
  - Temperatura della  $\text{CO}_2$  impostata fra  $-10 \text{ }^\circ\text{C}$  e  $-31 \text{ }^\circ\text{C}$  (per verificare la stabilità del sistema)
  - Prestazioni misurate in termine di soglia e di rumore (S-Curve)
    - Comparabili con le misure sui moduli caratterizzati individualmente a temperatura ambiente
    - Con **soglie** medie dei CROC  $\sim 1100 \text{ e-}$  e **rumore** medio dei CROC  $< 85 \text{ e-}$ : numero di **pixel mascherati** (rumorosi o non attivi)  $< 0.05 \%$
  - Studiati il comportamento del sistema in funzione della corrente di alimentazione seriale fino a 6 A
    - Sistema stabile fino ad una corrente di 7 A, confermato a diverse temperature

## Test di sistema con lettura ottica

- Sistema di lettura finale formato da "e-link" + "portcard" + "octopus" + DTC:
  - "e-link": "twisted pairs" con 4 linee per i dati e 1 per i comandi che sono i collegamenti elettrici da moduli a portcard
  - "Portcard": scheda di conversione elettro-ottica con 3x lpGBT (low power GigaBit Transceiver) che pilotano 3x VtrX+ (laser driver)
  - "Octopus": è un fan-out con 12x fibre ottiche per la connessione da portcard a DTC (scheda Data Trigger and Control implementata tramite FPGA)
  - Componenti utilizzati: 6x moduli, 6x e-link e 6x lpGBT (2x portcard)
- Misure ottenute con la  $\text{CO}_2$  a  $-27 \text{ }^\circ\text{C}$  e la catena seriale alimentata con 7.5 A e  $\sim 13.5 \text{ V}$ 
  - Con **soglie** medie dei ROC  $\sim 1100 \text{ e-}$  e **rumore** medio dei ROC  $< 90 \text{ e-}$ : numero di **pixel mascherati** (rumorosi e non attivi)  $< 0.05 \%$ 
    - Risultati compatibili indipendentemente dal tipo di lettura
- Studiata in maniera approfondita la comunicazione e il Bit Error Rate

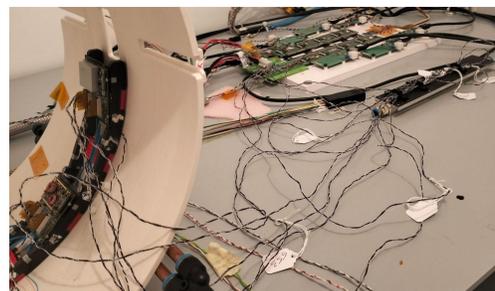
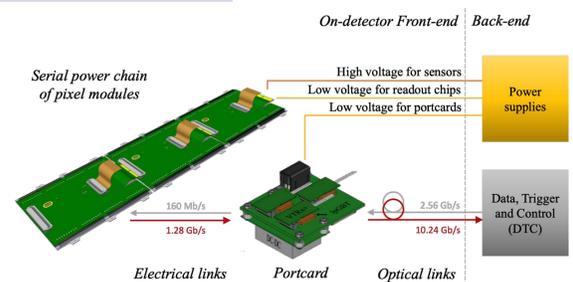
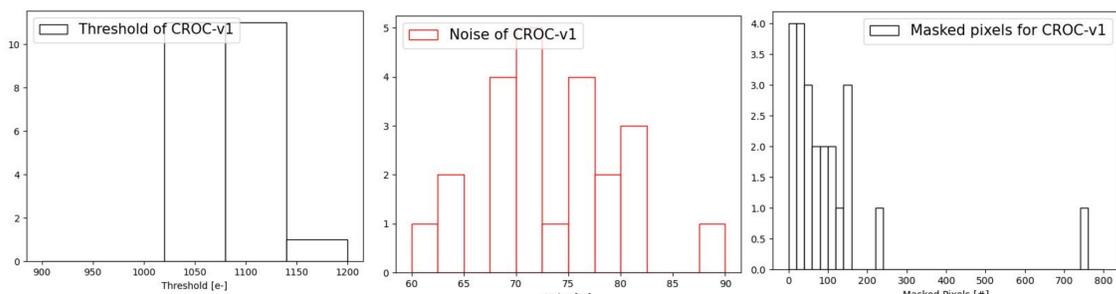


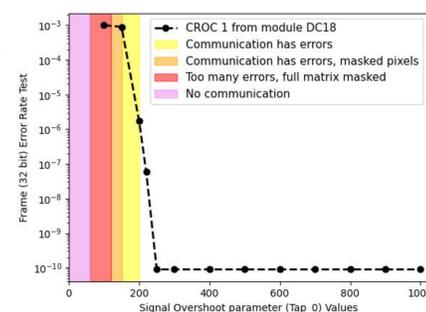
Foto del set-up e delle componenti utilizzate per la lettura ottica nel test di sistema per TBPX



Rappresentazione schematica del sistema di lettura ottico



Distribuzione della soglia, del rumore e del numero di pixel mascherati per i 23 CROC con lettura ottica



Frame error Rate Test con un CROC in funzione del parametro che regola l'overshoot del segnale

### Sviluppi futuri

- Implementazione futura: cavi di potenza, prototipo di alimentatori e moduli con sensori