



MLR1: validazione della tecnologia CMOS MAPS 65 nm per l'ITS3 ALICE



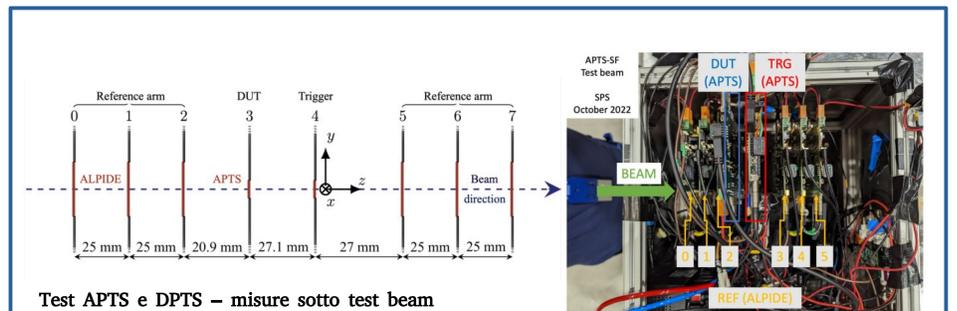
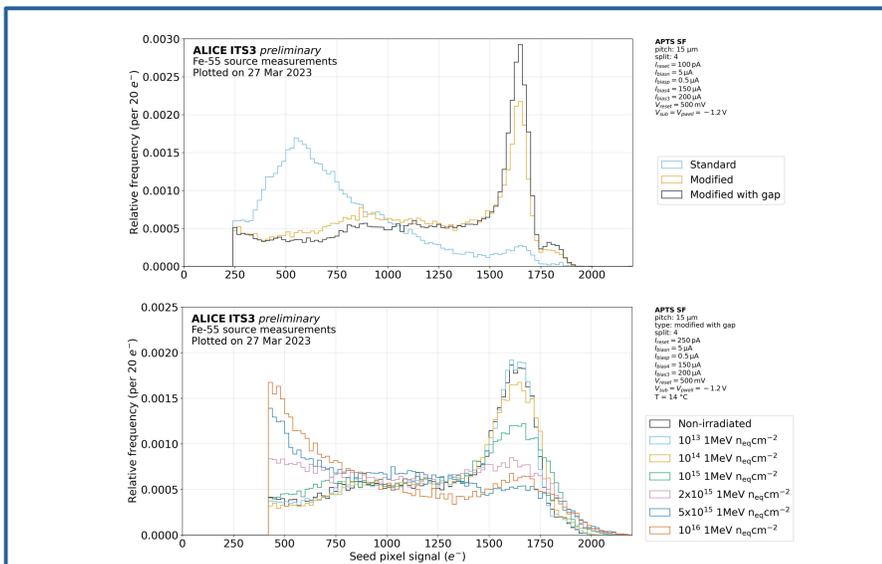
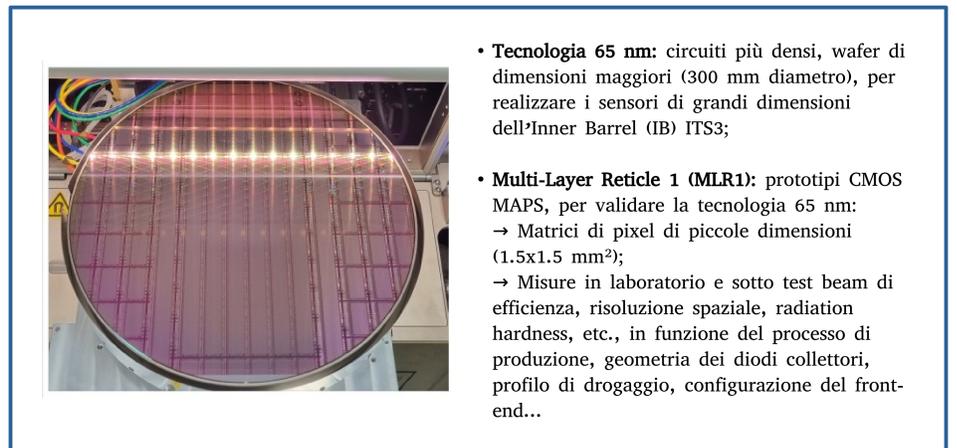
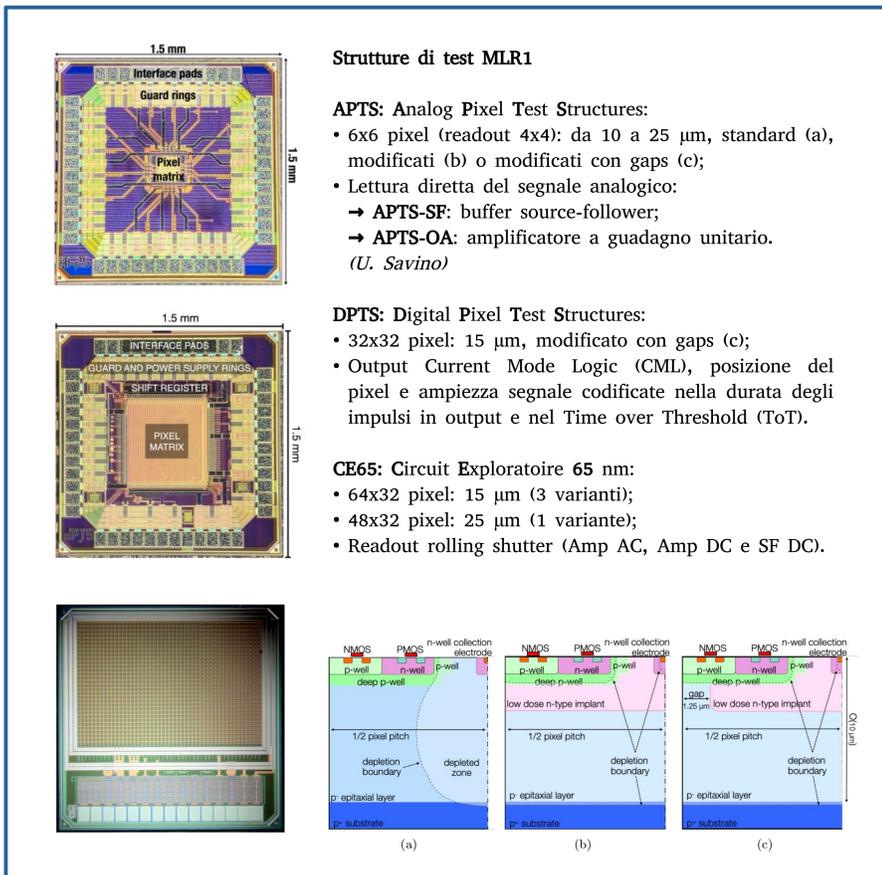
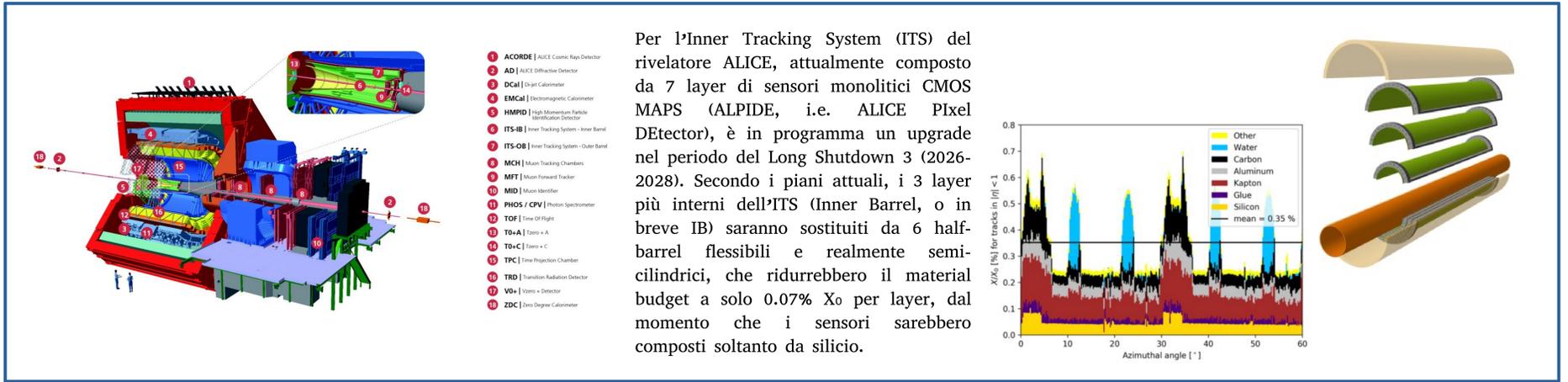
Alessandro Sturniolo (Università di Messina, Dipartimento MIFT e INFN Catania)

per la Collaborazione ALICE

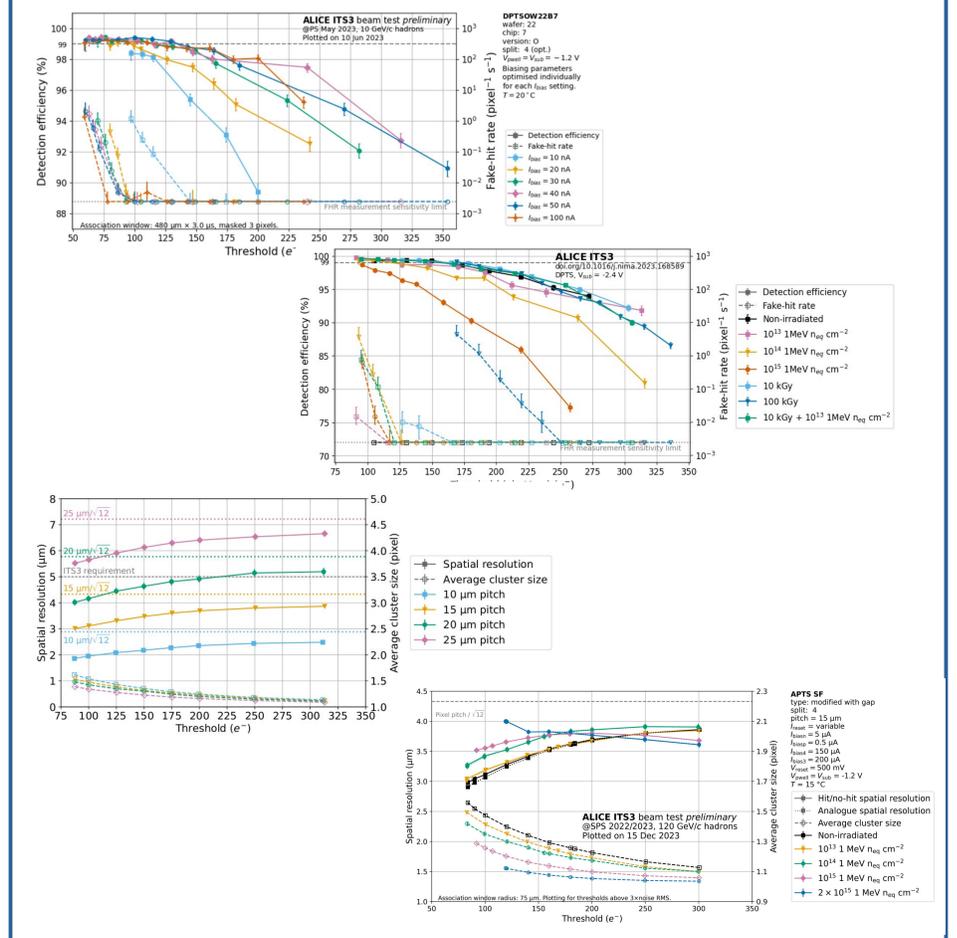
Incontri di Fisica delle Alte Energie (Firenze, 3-5 aprile 2024)



ALICE



- Il dispositivo (Device Under Test, DUT), mantenuto a temperatura $T = 15^\circ\text{C}$ (APTS) o 20°C (DPTS) è stato esposto a fasci di particelle cariche ad alto impulso, anche a seguito di irraggiamento con neutroni o raggi X (JSI Ljubljana, CERN PS) a diversi livelli di NIEL e TID. Sono state condotte misure di:
 - **Efficienza di rivelazione:** (numero di tracce con cluster di segnali)/(numero totale di tracce). I DPTS sono arrivati a ~99% nelle condizioni attese per l'ITS3 (10 kGy TID + 10^{13} 1 MeV neq/cm^2 NIEL);
 - **Risoluzione spaziale:** deviazione standard della distanza traccia-cluster sul DUT. Migliore di 5 μm per pixel da 15 μm o più piccoli, a tutti i livelli di NIEL studiati sugli APTS.



Conclusioni

- I dispositivi modificati con gap, pixel da 15 μm , hanno mostrato un'efficienza di raccolta di carica particolarmente alta;
- I test di efficienza e risoluzione spaziale hanno superato le attese per l'ITS3: per un pixel 15 μm si misura un'efficienza ~99% fino a 10^{14} 1 MeV neq/cm^2 NIEL, risoluzione spaziale < 5 μm .