

# Front-End Electronics: Ideas

## Haspide WP2

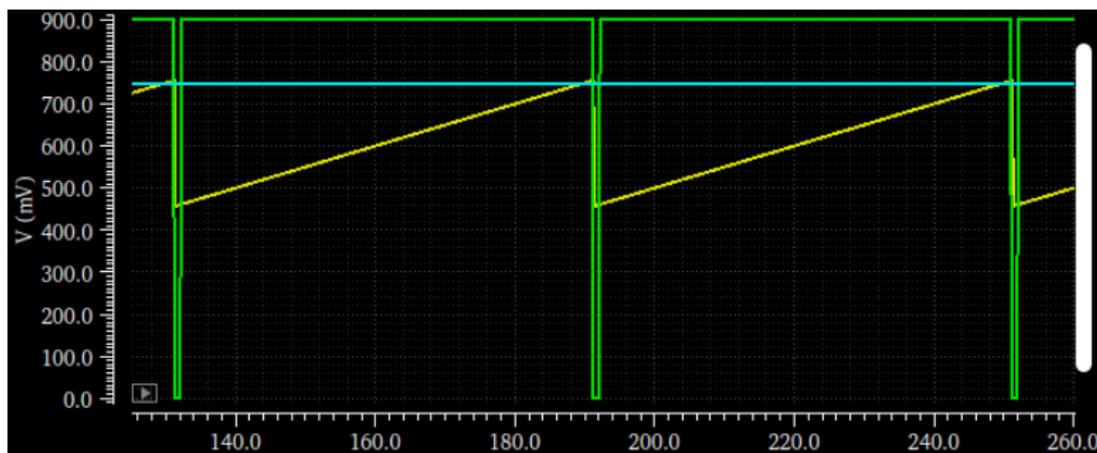
**Lorenzo Piccolo**

27/06/2022

- Dimensionamento e scelte architetture → simulazioni ideali
- Esplorazione limiti
- Design degli switch ideali → esplorazione problematiche



- Convertitore corrente → frequenza
- Processo iterativo:
  - ① Integro la corrente in entrata ( $I \rightarrow Q \rightarrow V$ ):  $V(t) = \frac{1}{C_{int}} \int_0^t I_s(t) dt$
  - ② Confronto con una certa soglia  $V_{th}$  e misuro il tempo ( $V \rightarrow t$ )
  - ③ Sottraggo una carica nota all'input :  $Q_{sub}$
- La frequenza del segnale del discriminatore e' proporzionale alla corrente del segnale in entrata



- Sensibilita' e Fondo scale:  $I_{min}, I_{Max}$
- Tempo di misura:  $T_{mes} \propto \frac{1}{I_s} \rightarrow T_{mes,min}, T_{mes,max}$   
determina la "prontezza" della misura.
- SNR



# Architettura di partenza (TERA)

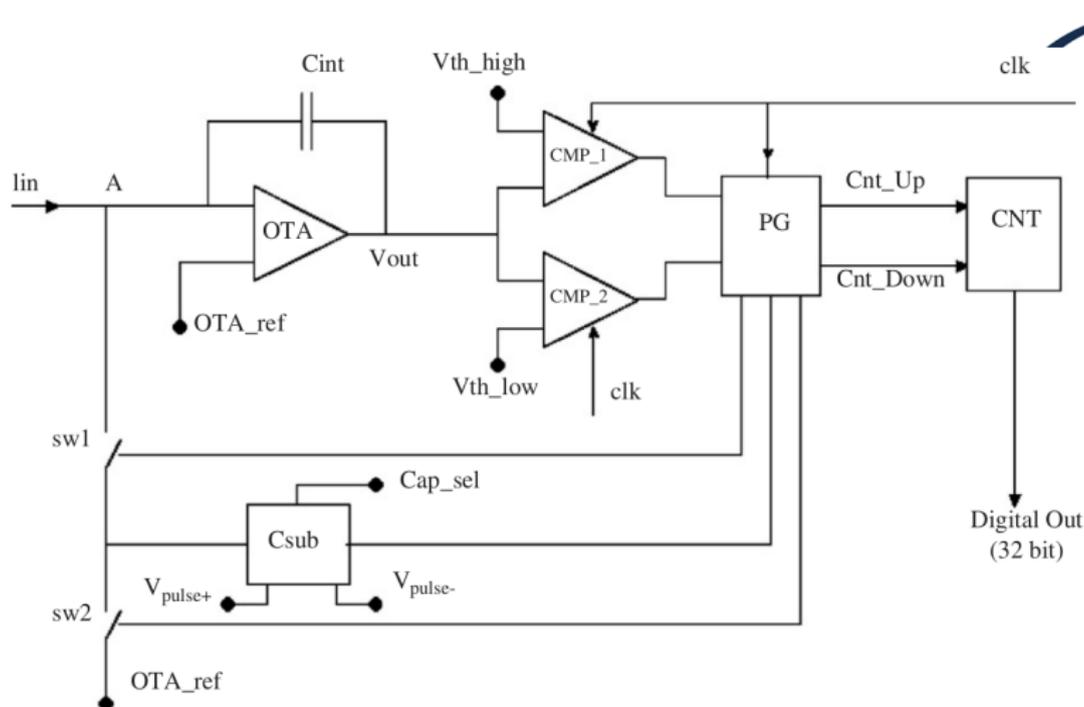


Figure: TERA07 (due comparatori per le entrambe le polarità')



- La misura e' un conteggio → richiede una calibrazione (corrente nota)
- Le variazioni del processo di misura **non** dipendendo dal discriminatore:
  - Linearita' CSA.
  - Linearita' e precisione della sottrazione di carica
  - Accuratezza di  $I_{in}$  (presenza di correnti parassite)



# Esempio di misura



- Da dimensionare rispetto alle specifiche.
- Capacita' di integrazione  $C_{int} \rightarrow \frac{dV}{dt} = \frac{I_s}{C_{int}}$
- Carica di sottrazione  $Q_{sub} = V_{sub} \cdot C_{sub} \rightarrow T_{mes} \cdot \frac{dV}{dt} = \frac{Q_{sub}}{C_{int}}$   
 $\rightarrow T_{mes} = \frac{V_{sub} C_{sub}}{I_s}$
- Periodo del clock  $T_{ck} \rightarrow SNR = \frac{\sqrt{12} T_{mes}}{T_{ck}} \rightarrow SNR = \frac{\sqrt{12} V_{sub} C_{sub}}{I_s T_{ck}}$   
(SNR peggiore per correnti piu' grandi)
- Tensione di soglia  $V_{th} = T_{mes} \cdot \frac{dV}{dt} \rightarrow$  mi definisce  $I_{Max}$  attraverso l' $SNR_{MAX}$  che voglio ottenere :  
$$I_{Max} = \frac{V_{th}}{SNR_{Max}} \frac{\sqrt{12} C_{int}}{T_{ck}}$$
- $I_{min}$  e' **idealmente** illimitato.



- La corrente in entrata contiene dei parassiti

$$I_{in} = I_s + I_{Par} = I_s + \sum_n I_{par,n}$$

→ pone limiti a  $I_{min}$  :  $I_{min} > \frac{I_{Par}}{SNR(I_{Par})}$

- Le capacita' dei condensatori non lineari:

$$C_{tot}(V) = C_{des} + C_{par} + C_{dev}(V)$$

(pone un limite minimo a  $C_{int}$  e  $C_{sub}$ )

- Noise in uscita del CSA  $\sigma_V$ : nuovo limite all'SNR →  $SNR = \frac{V_{thr}}{\sigma_V}$   
(influisce sulla risoluzione one-shot) → misure ripetute  $N_{rep}$  volte  
→  $T_{mes,rep} = T_{mes} \cdot N_{rep}$  (influisce di piu' su piccole correnti)
- Operazione reale :  $A_{ol}$  e  $BW$  → sensibilità' a impedenza del sensore  $Z_s$ , e tempi di carica finiti  $t_{sub}$ .
- Switch reali:  $R_{on}$ ,  $R_{off}$  e  $Q_{inj}$  (iniezione di carica attraverso il gate)



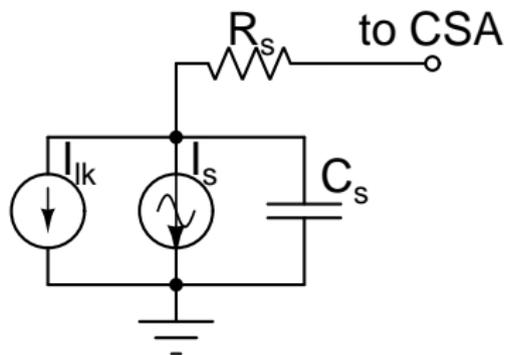
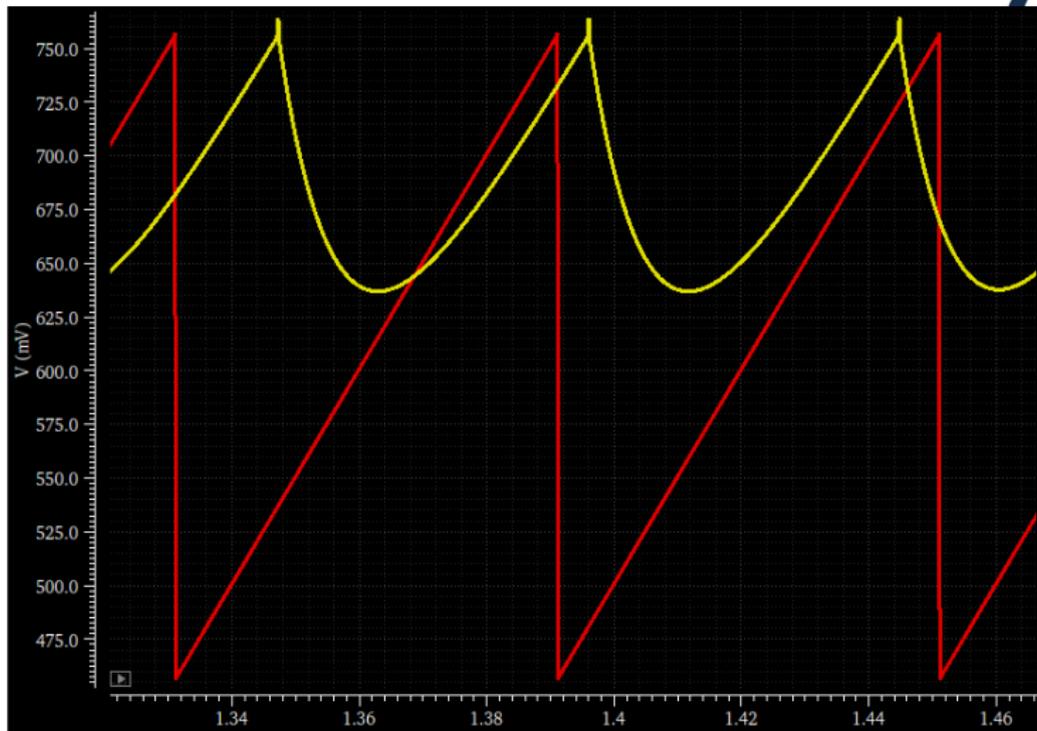


Figure: (esempio)

- Essenziale per definire i parametri ideali e reali.
- $C_s$  capacita' del sensore verso livelli in DC
- $R_s$  resistenza in serie del sensore (se consistente: ad es  $> 1 \text{ k}\Omega$ )
- $I_{min}$ ,  $I_{Max}$  (**polarita'**)
- $I_{lk}$  corrente di leakage.



# Problema: Carica Parziale



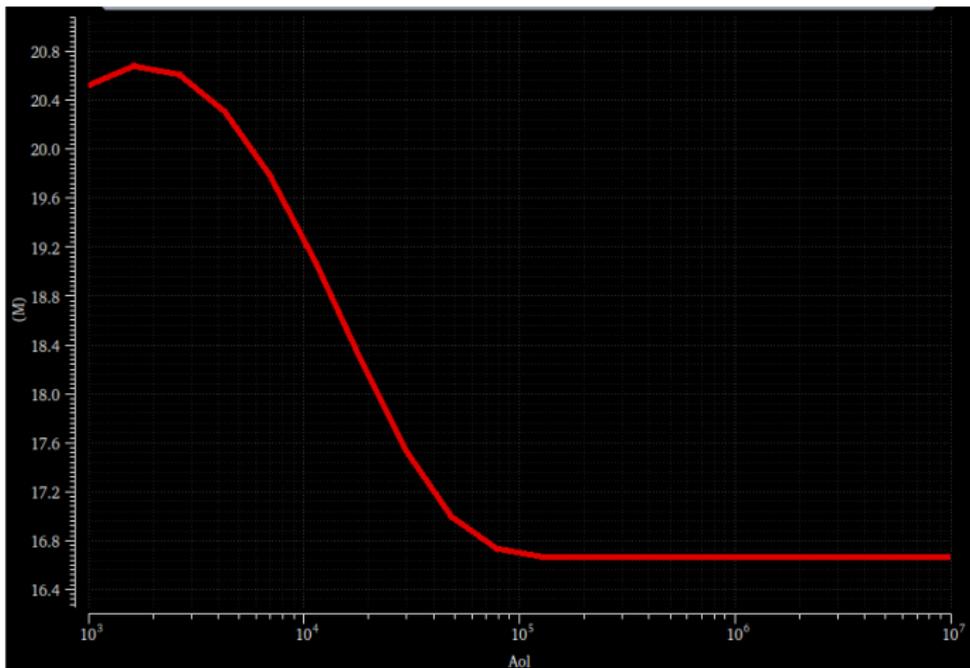


Figure:  $f_{mes}$  VS  $A_{ol}$

- Bene per  $A_{ol} > 10^5$



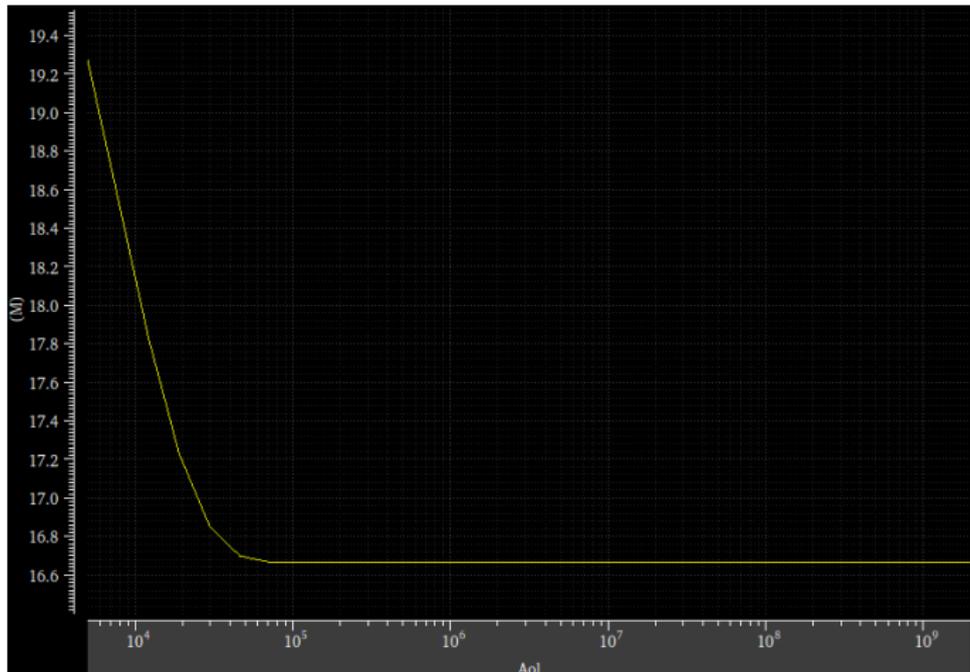


Figure:  $f_{mes}$  VS  $BW$

- Bene per  $BW > 100$  kHz



# Dipendenza da $R_{on}$ degli swtich

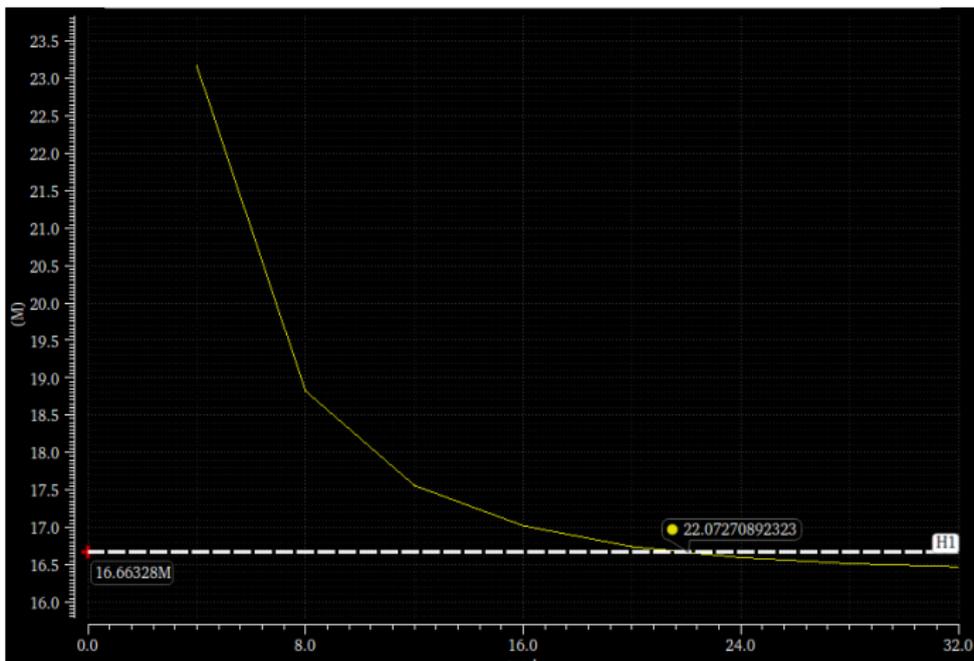
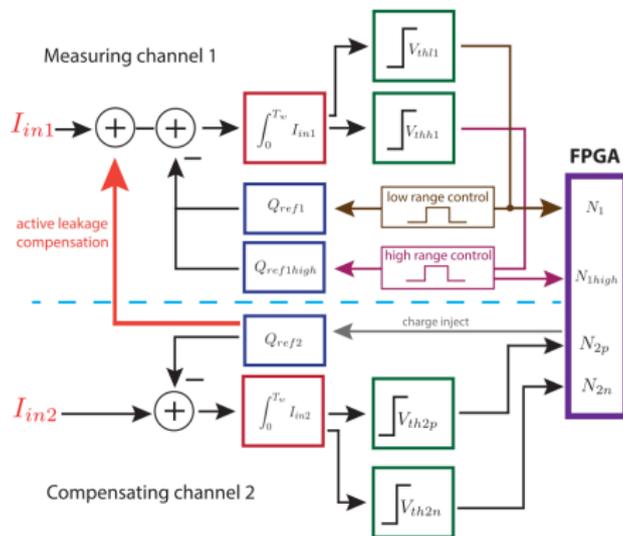


Figure:  $f_{mes}$  VS Numero di finger (1 finger =  $1 \mu\text{m}$ )

- Bene per  $N_f > 22$  (in rosso ideale)



# Compensazione correnti parassite: UTOPIA



- Metodo di UTOPIA: canale analogo che misura e sottrae le correnti parassite.
- Necessario per estremo inferiore della misura (potrebbe non servirci)

