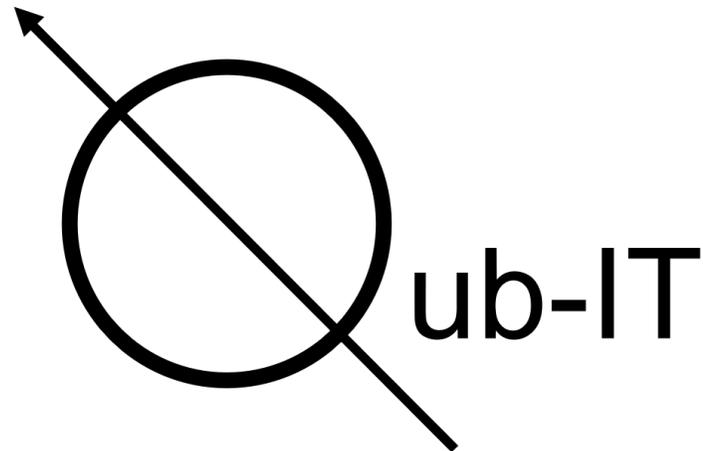


# Qub-It

Quantum Sensing with Superconducting Qubits for Fundamental Physics

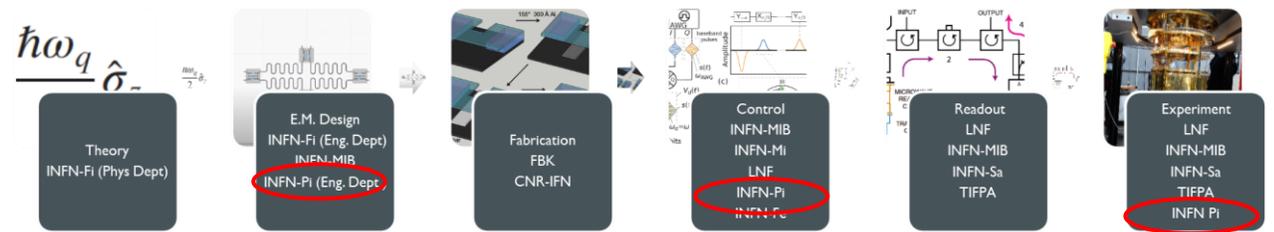


*Presentazione in Sezione dei preventivi 2023 di CSN5*

Gianluca Lamanna - 4 luglio 2022

# Qub-it: breve descrizione ed obiettivi

- ✓ La rivelazione di singoli fotoni di bassa energia è essenziale per ridurre il rumore introdotto dagli amplificatori nella ricerca di segnali debolissimi (ad esempio la ricerca di Assioni con haloscopi o in esperimenti LSTW)
- ✓ I qub-it superconduttori (transmoni) accoppiati a risonatori rappresentano un'interessante schema di rivelazione
- ✓ Lo scopo di Qub-It è di studiare, realizzare e testare un rivelatore che funzioni nel range delle microonde (sotto 20 GHz)
- ✓ Proseguo della sigla SIMP

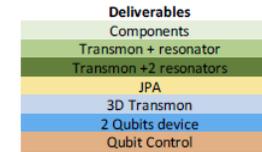


- ✓ Sezioni coinvolte: LNF, FE, FI, MI, MIB, PI, SA, TIFPA
- ✓ 5 WP:
  - ✓ WP1: Design
  - ✓ WP2: Fabrication
  - ✓ WP3: Control
  - ✓ WP4: Measurements
  - ✓ WP5: Management

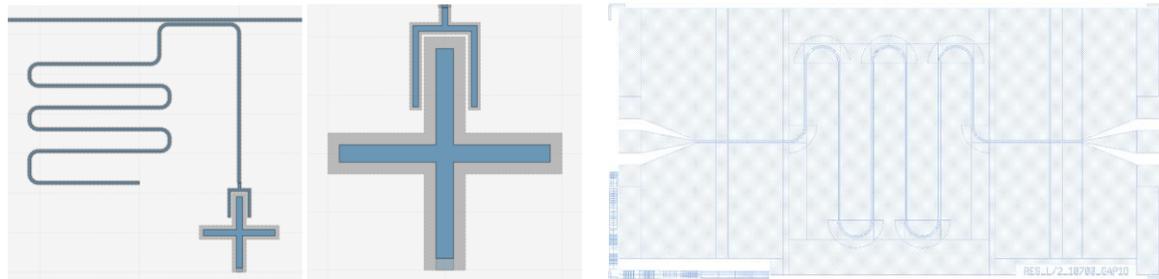
# Qub-it: stato di avanzamento e obiettivi 2023

- ✓ Disegno dei componenti (risonatore, condensatore e giunzione) e disegno del transmone
- ✓ Disegno di amplificatore Flux-JPA per lettura a basso rumore dello stato del qubit
- ✓ Fabbricazione dei prototipi iniziata a FBK
- ✓ Sistema di preparazione e readout dello stato dei Qubit basato su FPGA

YEAR	Month	Year 1				Year 2				Year 3			
		T1	T2	T3	T4	T1	T2	T3	T4	T1	T2	T3	T4
WP1 - Design (FI)	T1.1	Design											
	T1.3	JPA	D1.1	D1.2	D1.3	D1.4	D1.5			D1.6			
	T1.4	Simulation											
	T2.1	Components		D2.1									
WP2 - Fabrication (TIFFA)	T2.2	2D Transmon				D2.2			D2.4				
	T2.3	JPA					D2.3						
	T2.4	3D Transmon								D2.5			
	T2.5	Two qubits device									D2.6		
WP3 - Control (MIB)	T3.1	Software					D3.1						
	T3.2	Firmware											
	T3.3	Test						D3.2					
WP4 - Experiment (LNF)	T4.1	Components			D4.1								
	T4.2	2D Transmon				D4.2				D4.4			
	T4.3	3D Transmon									D4.6		
	T4.4	Qubit readout							D4.3		D4.5		
WP5 - Management (LNF)	T4.5	Two qubits device											D4.7
	T5.1	Collaboration Meetings											



- ✓ Principali obiettivi 2023:
  - ✓ Disegno transmone con due risuonatori
  - ✓ Fabbricazione dei device finali 2D
  - ✓ Disegno transmoni 3D
  - ✓ Software e firmware definitivo del sistema di controllo
  - ✓ Test in criostato di transmone con singolo risuonatore e sistema di readout



# Qub-it: personale @ INFN PI, richieste sui servizi

INFN-PI					
Tipo	Descrizione	2022(k€)	2023 (k€)	2024 (k€)	Total (k€)
Consumi	RF outpu-line: HEMT, circulator, LNA, mixer, filters.	7	10	10	32
	3D resonant cavity		5		
Inventario	Scheda Xilinx EK-U1-ZCU208-ES1-G(Ferrara)	12			27
	RF DAC		15		
Missioni	Run sperimentali presso altri laboratori	1	2	2	5
Licenze	Contributo Ansys	1	1	1	3
Total (k€)		21	33	13	67

INFN-Pi		FTE
Costa Filippo	RTDb [UNIPi]	0.2
Di Pascoli Stefano	Prof Assoc [UNIPi]	0.2
Giazotto Francesco	Dir Ric [CNR-Nano]	0.2
Lamanna Gianluca	Prof Assoc [UNIPi]	0.2
Macucci Massimo	Prof Ord [UNIPi]	0.2
Manara Giuliano	Prof Ord [UNIPi]	0.2
Marconcini Paolo	Prof Assoc [UNIPi]	0.2
Paolucci Federico	Ric [CNR-Nano]	0.2
Spagnolo Paolo	Primo Ric [RL]	0.2
Toncelli Alessandra	Prof Assoc [UniPi]	0.2
TOT		2

- ✓ Importante collaborazione con il dipartimento di Ingegneria Elettronica (aka Dipartimento dell'ingegneria dell'informazione) dell'università di Pisa

# Qub-it: personale @ INFN PI, richieste sui servizi

- ✓ La maggior parte dell'attività del 2023 sarà dedicata alla **simulazione** dei transmoni 3D
  - ✓ Volevamo utilizzare **COMSOL**, ma al momento manca il supporto con **QISKIT-Metal**
  - ✓ Si utilizzerà **HFSS**: abbiamo in budget 1k per contribuire al contributo di sezione (già nel 2022), possiamo anche arrivare a 2k
  - ✓ Al momento abbiamo runnato su computer locali (solo windows per il momento), probabilmente ci potrebbe servire il supporto dell'infrastruttura di calcolo: supporto per MP, DDM e forse DSO.
  - ✓ Difficile al momento quantificare la richiesta visto che non abbiamo un disegno e neppure una stima: giusto come esercizio, assumendo un raw time di 12h di simulazione su single core, 32 cores per 1 ora ci dovrebbero garantire uno speed-up di un fattore 10. Assumendo di voler parametrizzare «qualcosa» si può immaginare un x10 rispetto a questo (in tempo o risorse, nel caso di DSO). Questo per ogni run. Immaginando una decina di run, una stima possibile è **3200 cores/ora**. Ovviamente questo numero dipende moltissimo dal tipo di processore, dalla ram disponibile, dall'HT etc. etc. Un fattore 2x si dovrebbe guadagnare con l'uso delle **GPU (almeno Maxwell)**.
  - ✓ Indagheremo sulla possibilità di usare le risorse **Cloud** INFN
- ✓ Probabile la realizzazione di qualche **prototipo di cavità 3D**
  - ✓ Supporto dall'officina: gli oggetti sono piccoli e singoli pezzi. Normalmente in rame o forse in alcuni casi in Niobio su cui depositare rame galvanicamente (da fare fuori). Precisione richiesta sarà dell'ordine delle 10 um.
- ✓ Possibile uso dell'**FIB** del CISUP per la realizzazione di nanostrutture con tecnica litografica standard
  - ✓ Ci piacerebbe essere coinvolti nella fase di training della macchina
  - ✓ Probabile richiesta di piccolo contributo per l'uso da parte del CISUP