

Algoritmi veloci di Deep Learning su processori FPGA per il trigger di Muoni di L0 nella fase-II dell'esperimento ATLAS a LHC

Tuesday, 9 April 2019 12:45 (15 minutes)

Il livello-0 del sistema di trigger per muoni dell'esperimento ATLAS verrà profondamente aggiornato al fine di funzionare efficacemente nelle condizioni impegnative di rumore attese a HL-LHC. Il nuovo sistema di trigger invierà i dati raw prodotti dai rivelatori RPC ad un sistema di processori posti lontano dal rivelatore, in cui innovativi algoritmi di trigger verranno eseguiti su una nuova generazione di Field-Programmable Gate Arrays (FPGAs). Processori FPGA rappresentano una soluzione ottimale in tale contesto per la loro flessibilità, per l'ampia disponibilità di risorse logiche e per l'alta velocità di processamento dei dati. In tale contesto sono stati sviluppati e studiati diversi algoritmi innovativi di ricostruzione di muoni, basati su nuove architetture di reti neurali profonde (basate su reti ternarie fully Connected e su CNN con neuroni ad uscita ternaria), ottimizzate per essere eseguite su FPGA e per funzionare efficacemente con dati altamente "sparsificati". Nella presentazione verrà illustrata l'innovativa tecnica di trigger, e verranno presentate sia le prestazioni raggiungibili di fisica (efficienza e fake-rate), sia l'uso di risorse e latenza degli algoritmi su FPGA di ultima generazione.

Primary author: SABETTA, Luigi (Istituto Nazionale di Fisica Nucleare)

Presenter: SABETTA, Luigi (Istituto Nazionale di Fisica Nucleare)

Session Classification: Nuove Tecnologie

Track Classification: Nuove Tecnologie