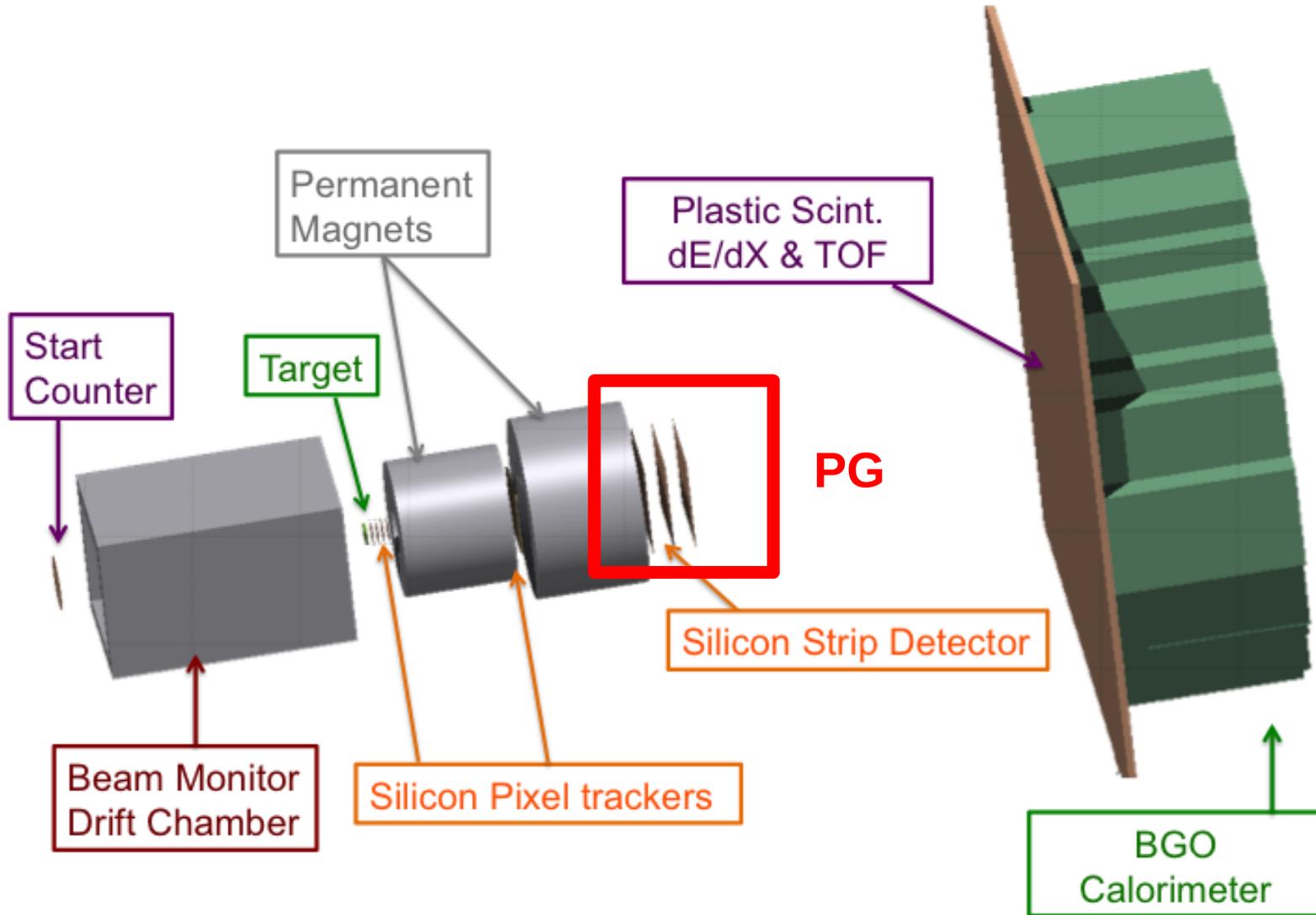
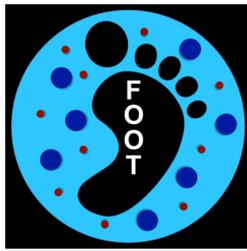


Proposta per uso di rivelatori a strip per la stazione di misura del tracciatore di FOOT dopo il magnete.

L. Servoli

Roma, 5 settembre 2017



- Requisiti per il Silicon Strip Detector (SSD)

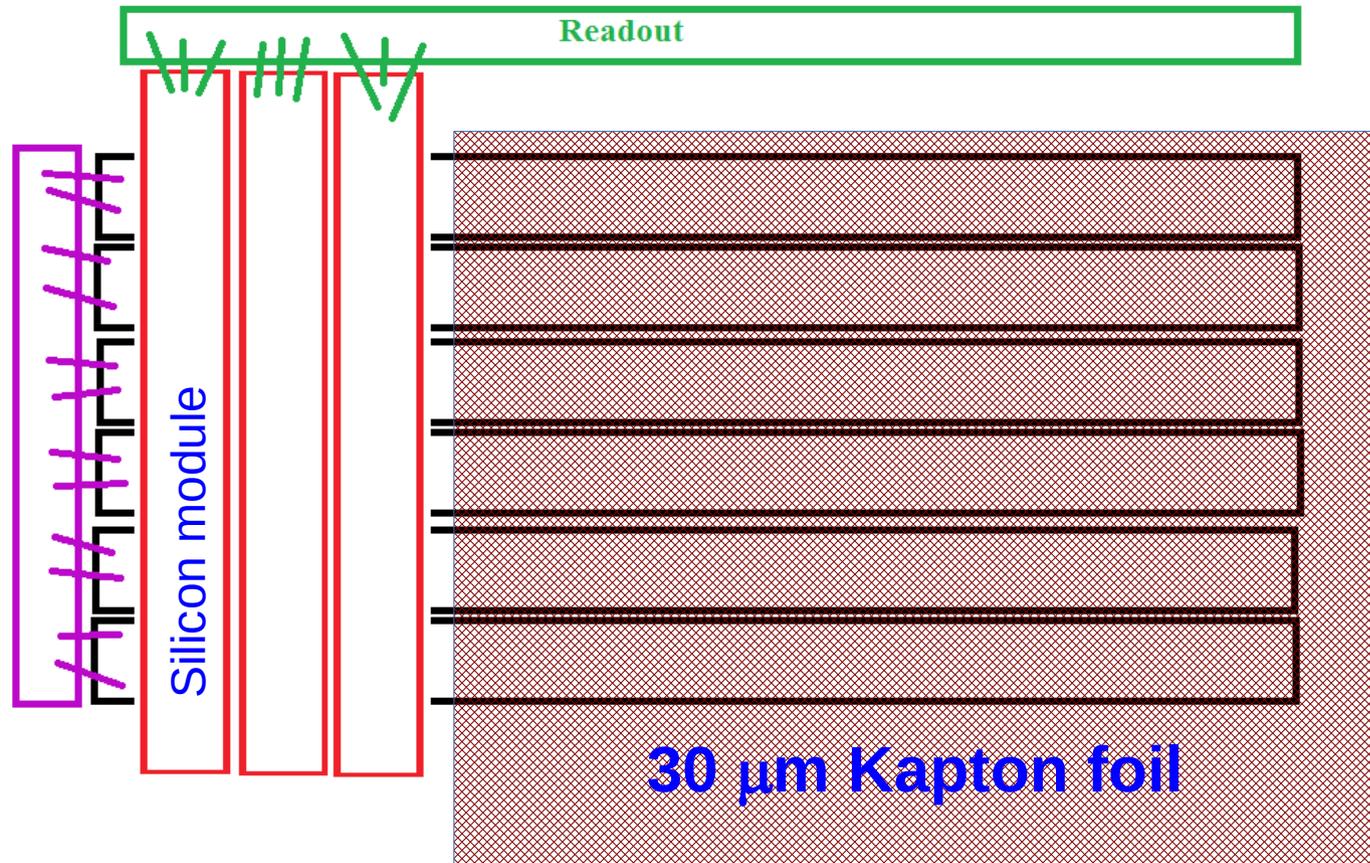
**1) sottile (no frammentazione, poco multiple scattering)**

- **2) 9x9 cm<sup>2</sup> area**

- **3) 3 stazioni di misura x-y**

- **4) misura dE/dx ==> grande range dinamico**

# Piano di misura x-y: opzione LGAD



Due piani fatti da moduli accoppiati con strip perpendicolari;  
70 micrometri di spessore ogni piano;  
30 micrometri di kapton biadesivo su cui incollarli  
Elettronica di readout periferica

# Piano di misura x-y: opzione LGAD

Attività prossime (iniziate o da iniziare) su punti da risolvere:

- 1) verifica della eventuale saturazione con ioni delle energie di interesse. [ test fatto a LNS a luglio con struttura LGAD, senza Elettronica di lettura di DAMPE; analisi appena iniziata ]
- 2) verifica che il meccanismo LGAD funzioni con microstrip (finora test su dimensioni più grandi per le applicazioni di trigger)  
[collaborazione con N. Cartiglia, vedi slide seguenti]
- 3) verifica che il meccanismo funzioni su sensori assottigliati a 70 micrometri;
- 4) test di incollaggio su kapton da 30 micrometri.
- 5) sviluppo di sostegni meccanici (compatibile con opzione doppia faccia)

# SSD - LGAD

2 strutture  $1 \times 1 \text{ mm}^2$ , 350 micrometri di spessore.

Lette attraverso un amplificatore CAEN (connettori SMA), e poi un oscilloscopio.

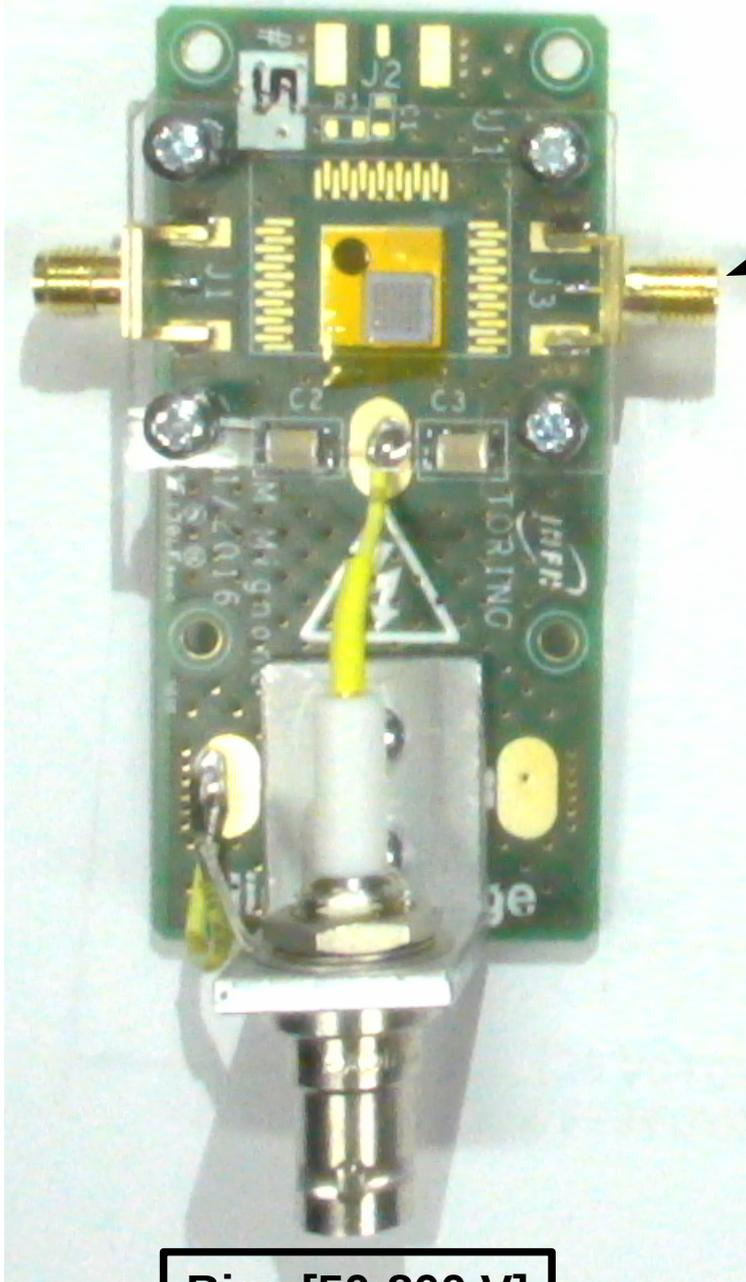
Test a PG:  $^{90}\text{Sr}$ , alfa;

Test a LNS: messo su fasci di:

- protoni 80 MeV;
- He 80 MeV;
- C 80 MeV;
- D 80 MeV;

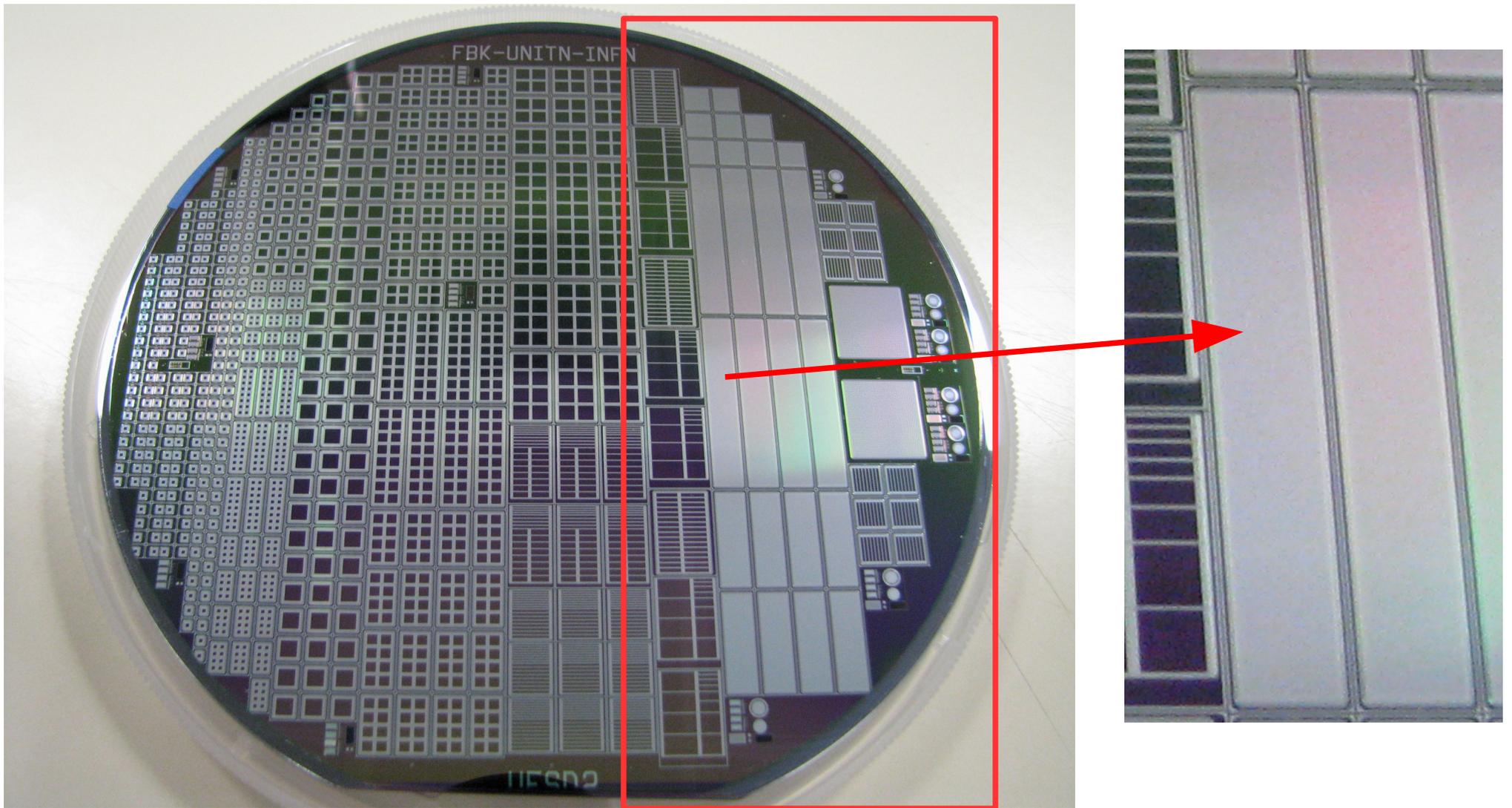
Per ogni fascio effettuato lo scan in tensione per trovare la curva di guadagno in funzione della tensione di alimentazione.

Analisi da fare alla ripresa delle attività.



**Bias [50-800 V]**

# SSD - LGAD



MPW Wafer realizzato da FBK; alcune strutture LGAD per N. Cartiglia  
Microstrip con pitch < 100 micrometri.

# SSD - LGAD



Stiamo negoziando accordo in questi termini:

- noi forniamo alcuni chip di readout;
- N. Cartiglia fornisce i sensori tagliati;
- noi eventualmente provvediamo ad assottigiarli;
- noi bondiamo i chip ai sensori;
- ci si divide i dispositivi ottenuti per fare ciascuno i propri test, loro trigger, noi particle detection.

I test che vorremmo fare sono su fasci di ioni, molto simili a quelli fatti a luglio a LNS. Verificare:

- funzionamento del meccanismo LGAD per sensori sottili;
- ripartizione di carica tra strip adiacenti vs tipo di ione ed energia.
- eventuale saturazione della elettronica di readout.

# SSD - Double Sided

Stiamo discutendo con Micron Semiconductors (UK) la possibilità che sviluppino sensori di  $9 \times 9 \text{ cm}^2$ , con microstrip a doppia faccia, spessi 150 micron.

- un piano x-y fatto da un solo sensore.
- Hanno già in catalogo sensori di  $9 \times 9 \text{ cm}^2$  spessi 150 micron singola faccia.
- Hanno già sviluppato sensori doppia faccia spessi 350 micron.
- Sono disposti a darci un sensore non perfetto per fare test;

# *SSD - Double Sided*

Stiamo discutendo con Micron Semiconductors (UK) lo sviluppo di sensori a microstrip di  $9 \times 9 \text{ cm}^2$ , a doppia faccia, spessi  $150 \text{ }\mu\text{m}$ .

## **Vantaggi:**

- meccanicamente autoportanti;
- nessuna necessità di incollaggi;
- meccanica più semplice.

## **Svantaggi:**

- mancanza meccanismo guadagno.
- costo?

# *SSD - Double Sided*

**Attività prossime (iniziate o da iniziare) su punti da risolvere:**

- 1) ottenere sensore di test e equipaggiarlo con DUE chip di readout.
- 2) test su fasci di ioni per verificare stesse cose degli LGAD.
- 3) verificare il costo di ogni sensore;
- 4) sviluppo di sostegni meccanici (compatibile con sistema LGAD)

# SSD - LGAD or Double Sided

Quale è il problema fondamentale delle attività per il 2018?

**Mettere in cantiere l'ordine per nuovi chip di readout.**

- Sono rimasti una decina di chip dalla costruzione di DAMPE.
- ogni sensore che assembliamo ne prende 2 per ogni coordinata;
- alcuni (2) verranno usati nella collaborazione con N. Cartiglia.

Dati i tempi di espletamento dell'ordine e quelli della produzione, stimiamo in **6 mesi** il tempo necessario all'ottenimento dei chip dall'inizio della procedura.

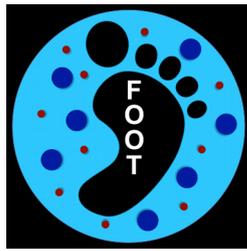
# Esperimento FOOT

Manpower Perugia: **1.4 FTE**

L. Servoli	50%	(Primo Ric. INFN)
B. Alpat	20%	(Primo Ric. INFN)
E. Fiandrini	20%	(Ric. Univ. Dip. Fisica)
P. Placidi	20%	(Ric. Univ. Dip. Ing. Elettronica)
M. Ionica	30%	(Tecnologo INFN)

# *Esperimento FOOT*

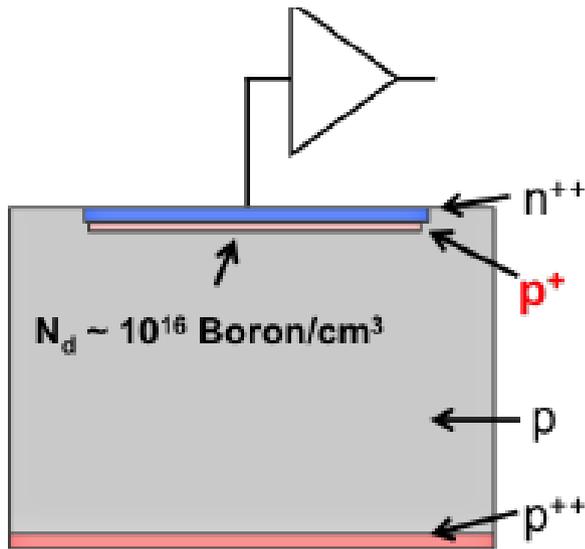
**Backup Slides**



# How to recover signal, hence S/N?

→ **Signal amplification on strip LGAD:**

$$E \sim 300 \text{ kV/cm.}$$



**Low gain avalanche detectors**

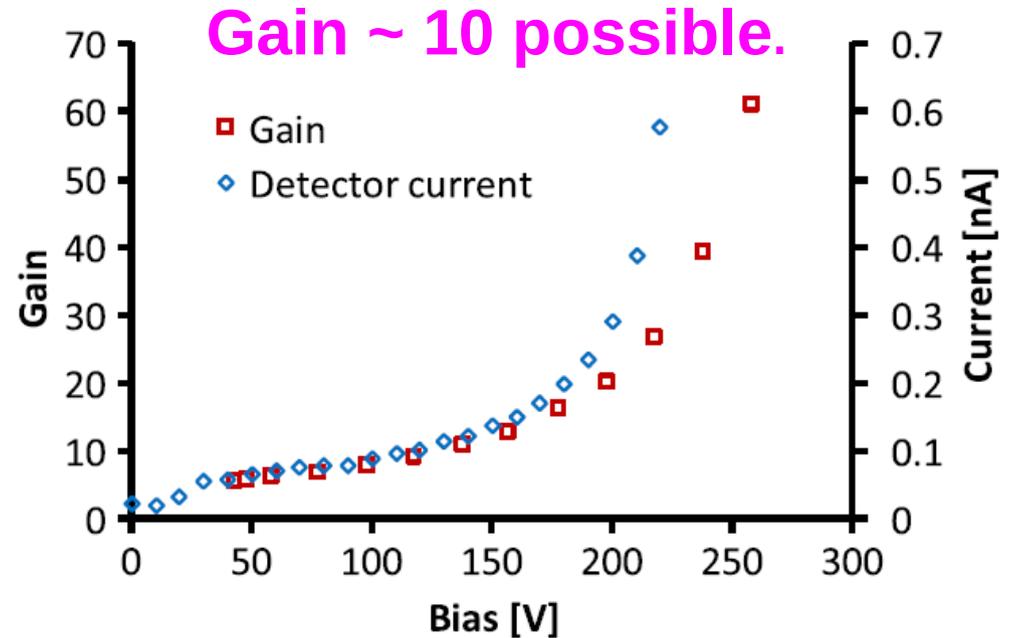
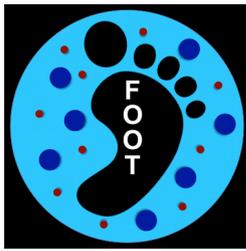


Fig. 1. Bias dependence of the leakage current and the signal gain for a 45  $\mu\text{m}$ -thick UFSD sensor with an area of 1.7  $\text{mm}^2$ . The gain determination is subject to an overall scale uncertainty of 20%. The similar exponential behaviour of gain and sensor current below 200 V bias is due to the common charge multiplication mechanism.

**Radiation damage:**  $10^{14} \text{ neq/cm}^2$  without loss of performance.



# How many readout channels?

To obtain spatial resolution  $< 30 \mu\text{m}$   $\rightarrow$   $125 \mu\text{m}$  strip pitch, analog readout. **(AMS)**.

$\rightarrow$   $8 \times 8 \text{ cm}^2$  instrumented area  $\rightarrow 80000 \mu\text{m} / 125 \mu\text{m} =$  **640 strips per coordinate.**

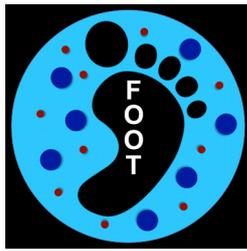
$\rightarrow$  **1 DAMPE readout chip: 64 channels  $\Rightarrow$  10 chips per coordinate.**

$\rightarrow$  **we need two planes with both coordinates,  $\rightarrow$  40 chips + 10 chips spare.**

$\rightarrow$  **Hybrid for front-end chip (TFH): hosts readout chips + bias + services.**  
**(essentially same design of DAMPE hybrids)**

$\rightarrow$  **Readout board (TBR) to host connection with computers and links to/from Hybrids**

**Baseline: the DAMPE front-end – hybrid – readout board chain.**



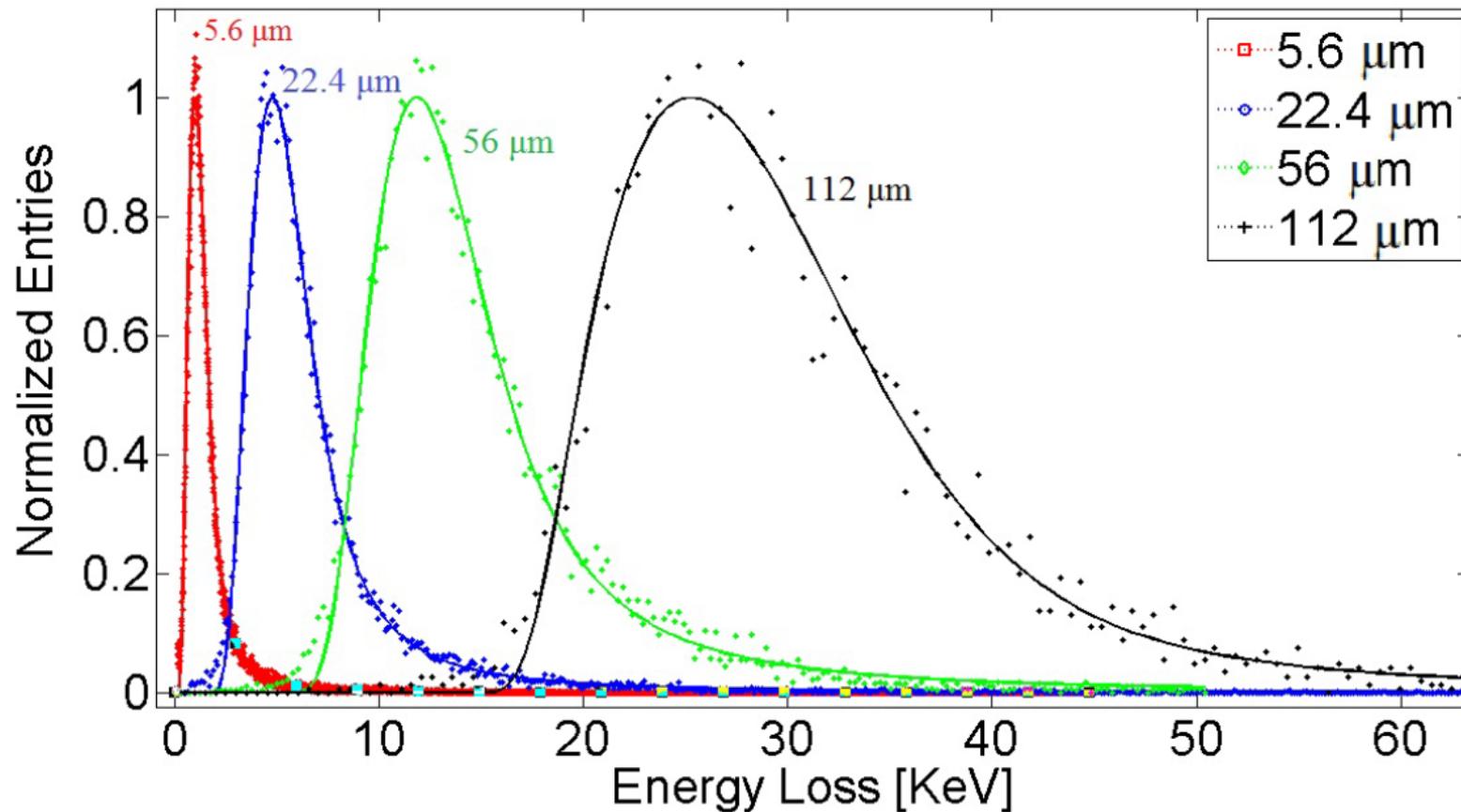
# Origin and Motivations

The work of this proposal has started after the last meeting of INFN CSN 3 in march, when it became clear the the Perugia group could no longer try to work on the pixel solution for the FOOT tracker and vertex.

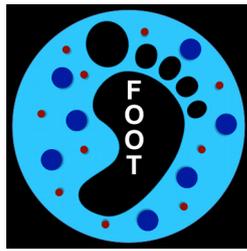
***Scientific motivations lies in proposing a solution for the Inner Tracker that could overcome some of the problems that the pixel solution would face.***



Thinning → signal reduction, more than proportionally below 100  $\mu\text{m}$

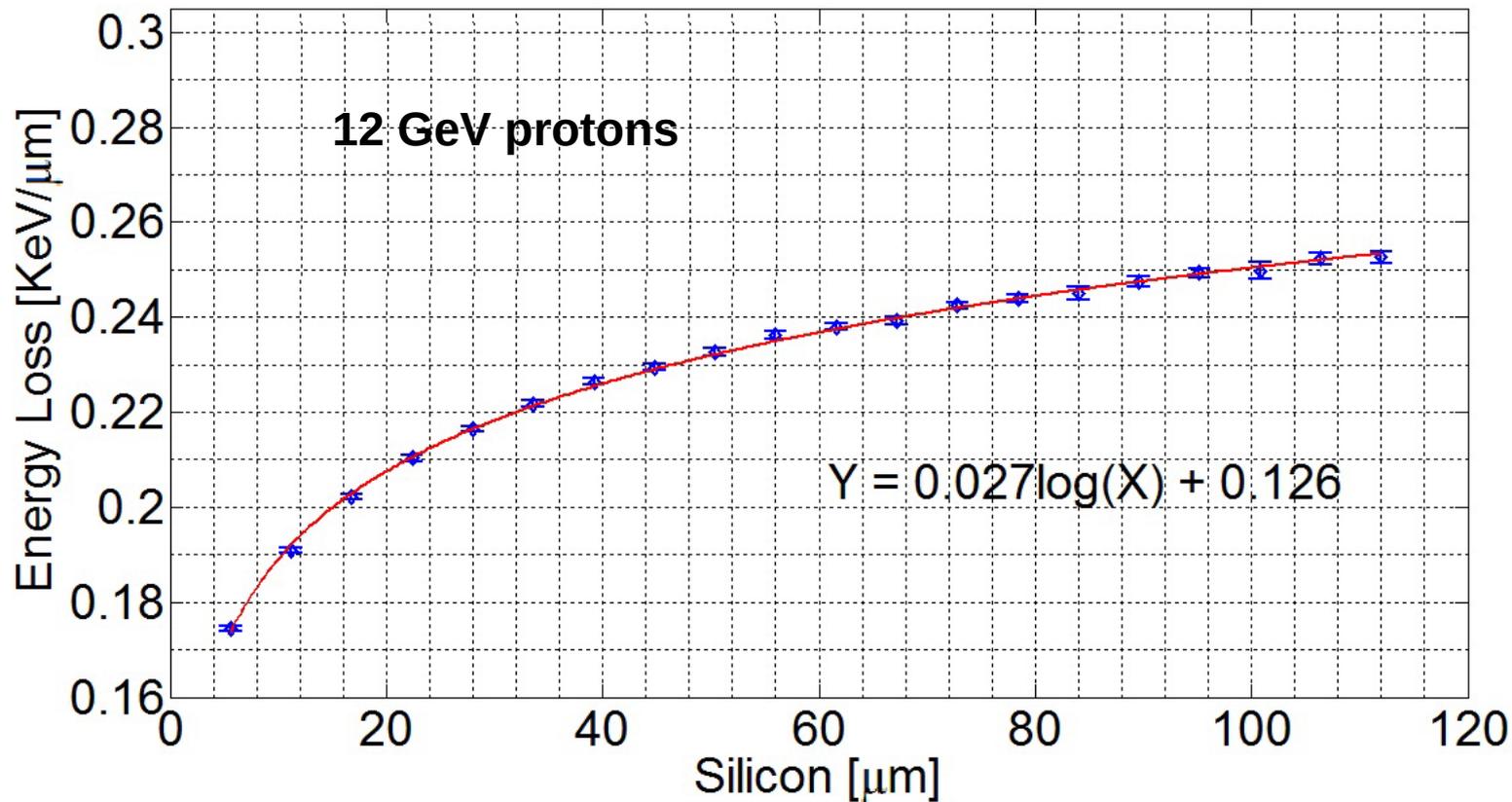


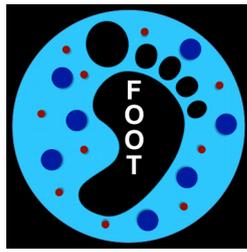
L. Servoli et al.: **Energy loss measurement for charged particles in very thin silicon layers.**  
Journ. of Instr. 6 P06013 (2011) 001-011



For 12 GeV protons @ 50  $\mu\text{m}$  thickness we have:

**MPV = 63 e-h /  $\mu\text{m}$   $\rightarrow$  3150 e-h pairs (noise > 1000 electrons)**



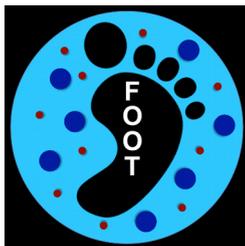


## Are already there thinned LGADs?

**Yes.** *There is a batch in production at FBK, 50  $\mu\text{m}$  thin to be delivered to N. Cartiglia group (Torino).*

We have already discussed with him and he confirmed that:

- 1) thinning can be made in most of the 6" wafer area (9.5x9.5 cm<sup>2</sup> at maximum), excluding external regions, to be left thick for mechanical reasons.
- 2) he is willing to cooperate in an investigation on the suitability of such devices for proton and ion detection.
- 3) we could have some of the prototypes now in production to start some testing in summer.

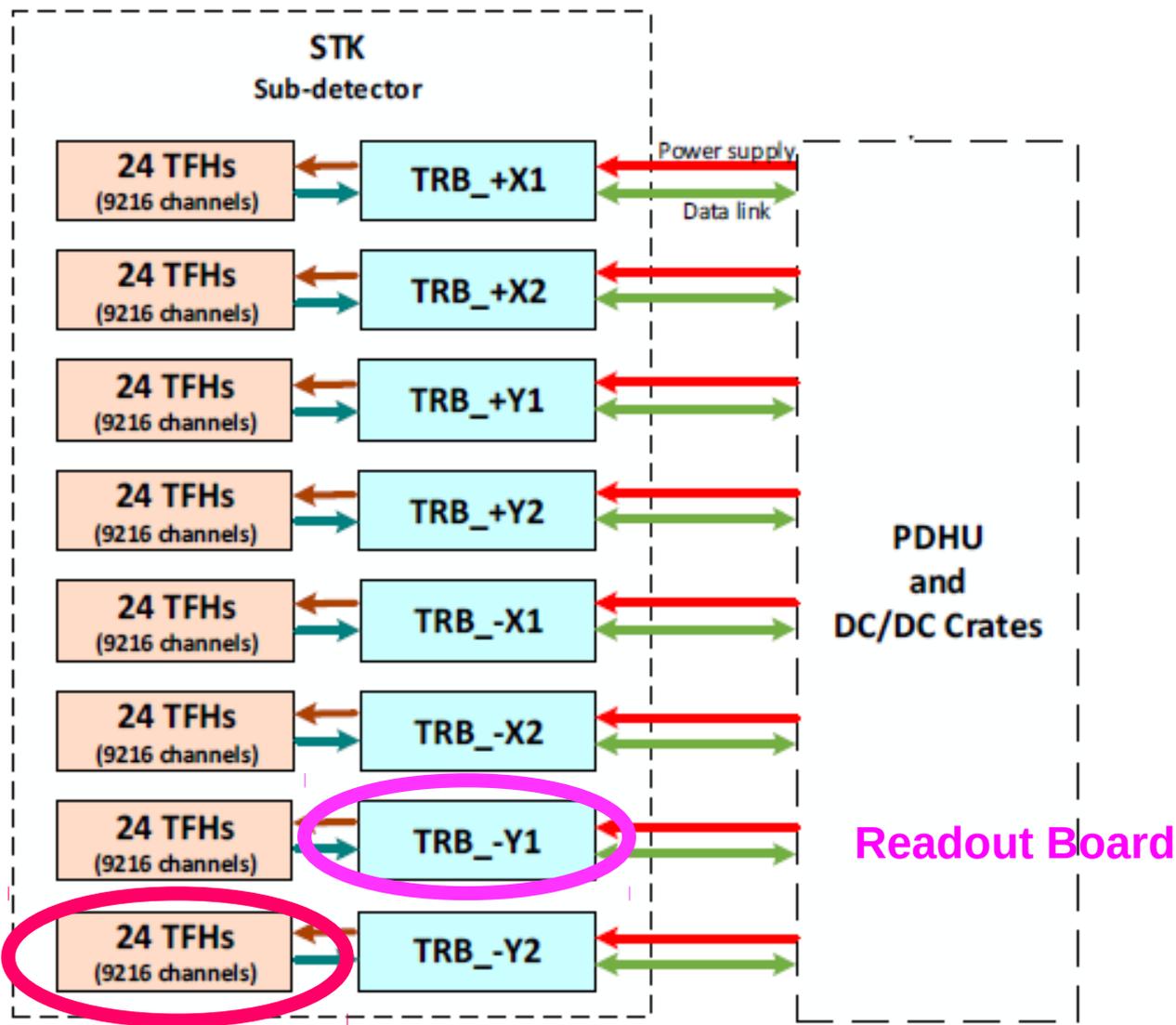


Reuse as much as possible:

DAQ chain based on DAMPE chain.

Preams: +/- 200 fC

Hybrid with readout chip



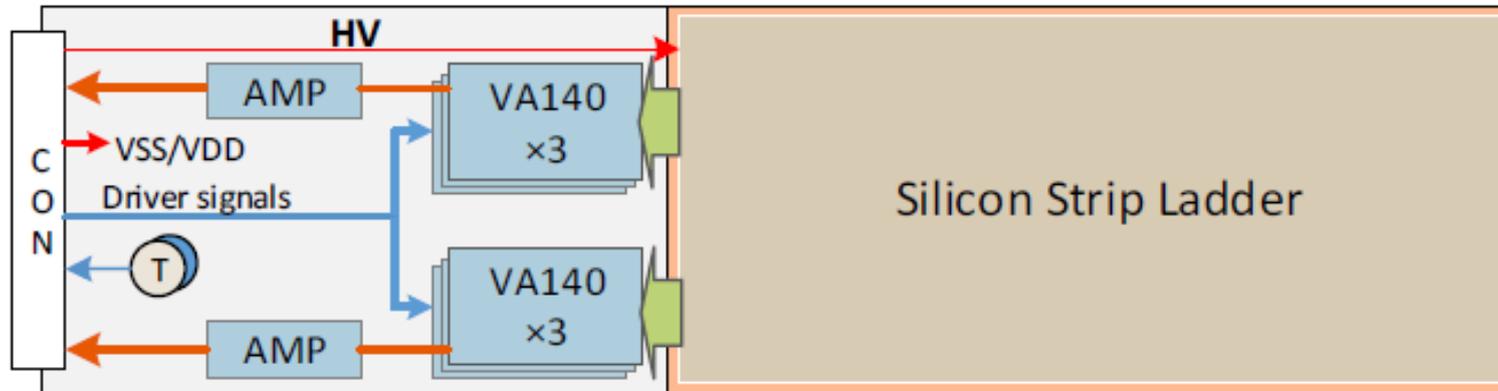
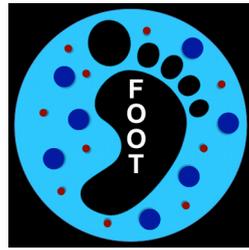
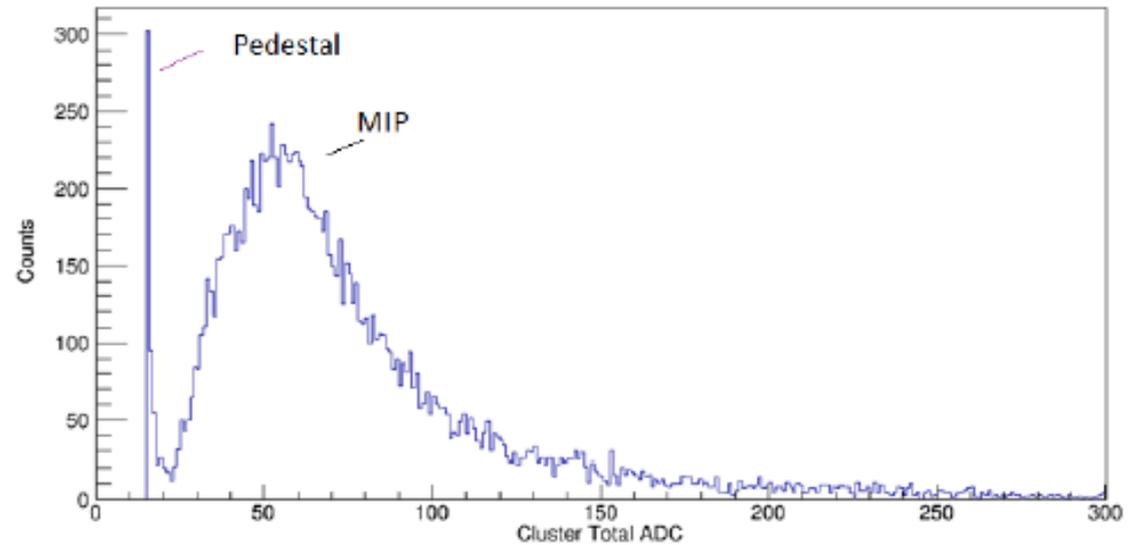
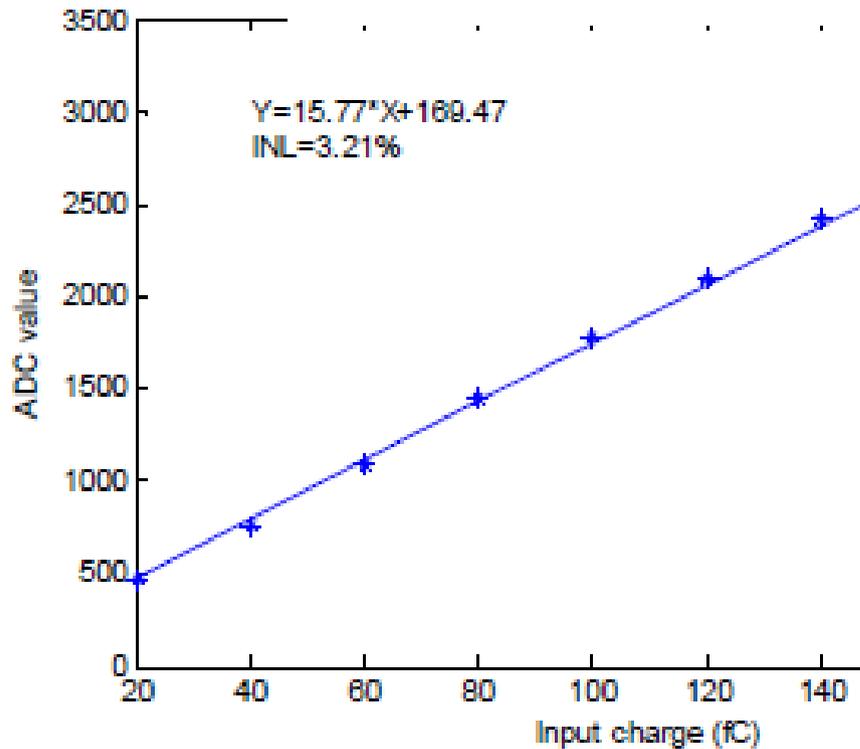
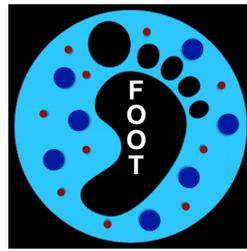
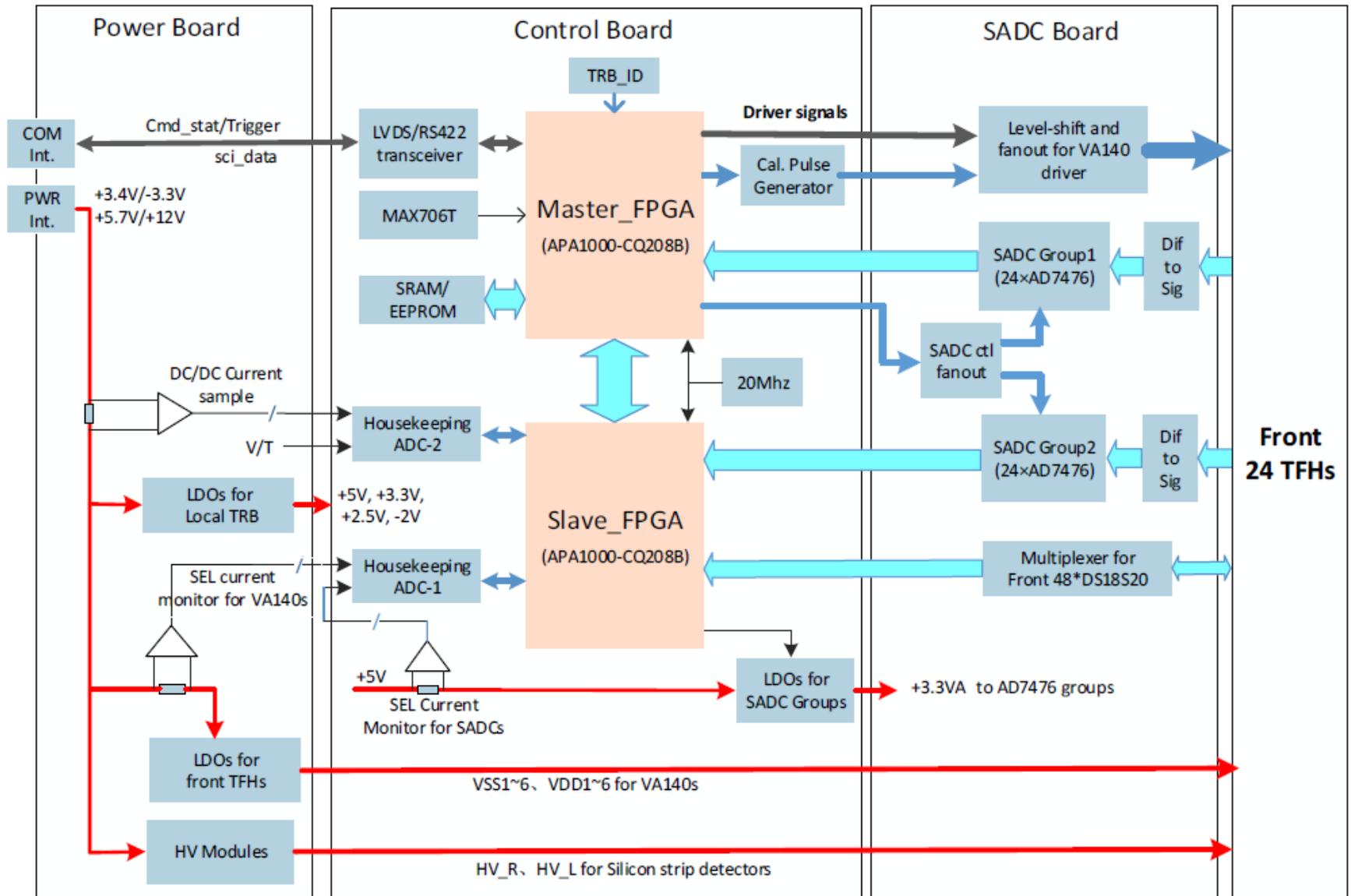


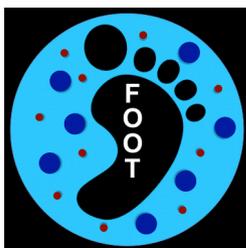
Fig. 6. Block diagram of a TFH





TRB board





## HV board

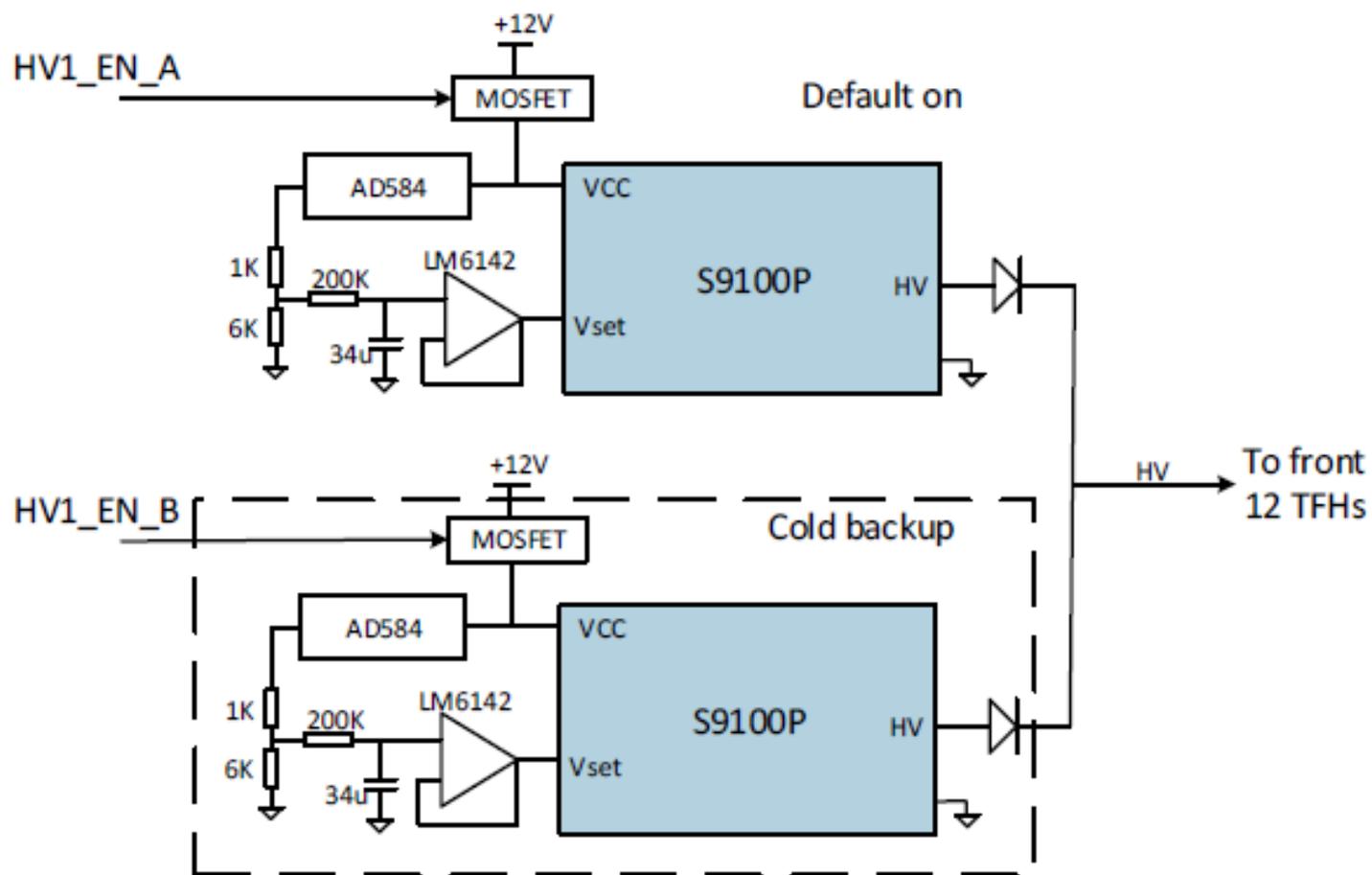
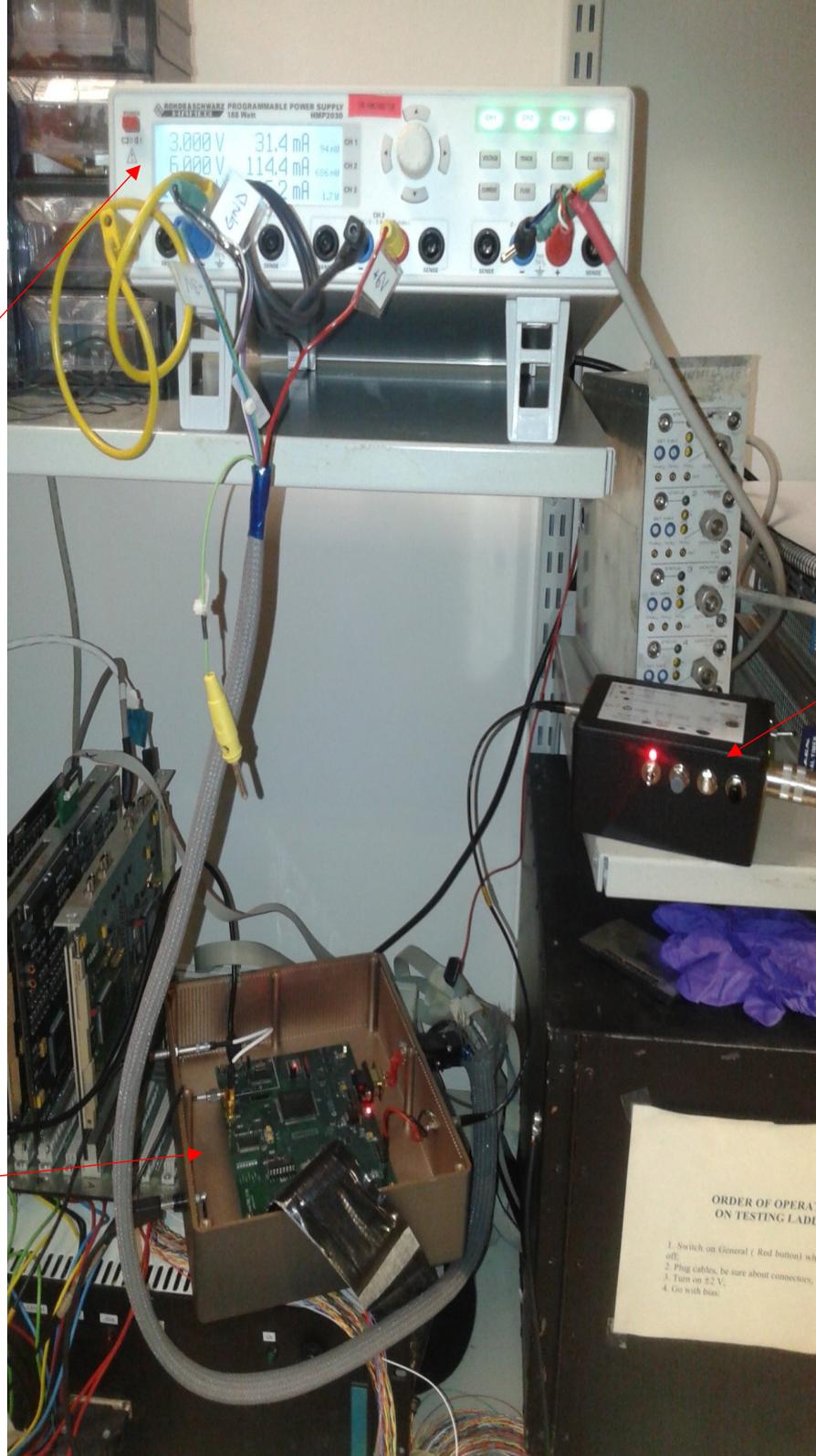


Fig. 8. Circuit for a HV-generator group

# Laboratory Setup for Dampe Ladder Test

ROHDE&SCHWARZ  
Programmable Power  
Supply  
HMO2030



BIAS Box

MiniTRB

ORDER OF OPERATION  
ON TESTING LADDER

1. Switch on General ( Red button) while off.
2. Plug cables, be sure about connectors.
3. Turn on 2.2 V.
4. Go with bias.

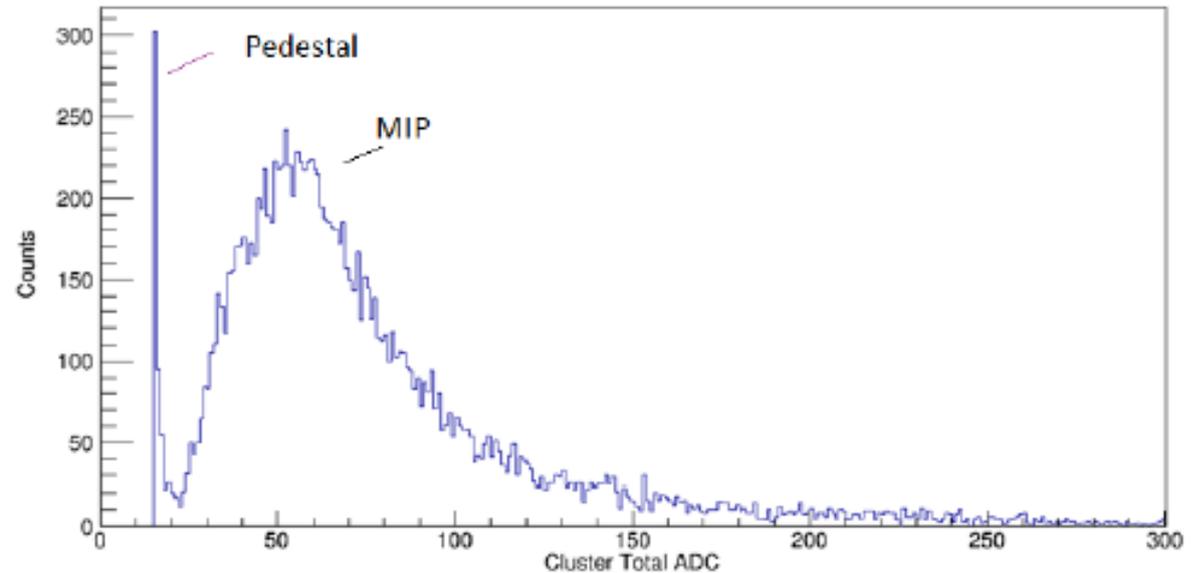


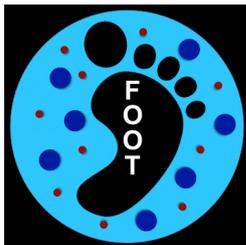
**Some rough computation  
on dynamic range and  
signal.....**

**50 ADC / MIP (@300  $\mu\text{m}$ )**

**→ 11.7 ADC /MIP (@ 70  $\mu\text{m}$ )**

**→ 117 ADC / MIP (@ 70  $\mu\text{m}$  with LGAD = 10)**





## Attività prevista per il 2018:

- 1) realizzazione di un prototipo di sensore microstrip, LGAD, 1.5 x 9 cm, 70 micrometri di spessore. Test della elettronica di readout, riconoscimento delle varie tipologie di ioni.
- 2) test su fasci di ioni di energia di interesse sia medico che astrofisico: LNS, HIT, GSI, CNAO, Trento.
- 3) test meccanici su superfici di silicio assottigliate a 70 micrometri, 9x9 cm di superficie da incollare su kapton. Sviluppo dei tools necessari per handling.
- 4) ordine delle componenti della catena di acquisizione e progetto delle schede di elettronica per uso durante i test beam autunnali.



# Cost estimate



→ 1 FBK run = **80 k€** (12-15 wafers) . **If MPW, our costs decrease.**

In each wafer we could reserve 3 sensor  $8 \times 1$  or 2 sensor  $8 \times 2$  cm<sup>2</sup> to have 36-46 sensor  $8 \times 1$  cm<sup>2</sup> or 24-30 sensor  $8 \times 2$  cm<sup>2</sup>.

In first hypothesis we do need 32 sensors + spares, and we will use about 30% of wafer. (**24 k€**)

In second hypothesis we do need 16 sensors and we use 40% of wafer. (**32 k€**)  
Costs should decrease proportionally.

→ jig development to handle and mount sensors + kapton (**5 – 10 k€**)

→ each readout chip costs 300 € → **15 k€** (50 chips)

→ hybrid front end → 500 € /piece → **5 k€** (8 + 2 spare);

→ Readout board (ADC +, digital communication) : **5 k€** ;

**Hence, total costs: 54 - 67 k€ ;**