

Progetto TurboNET

Roberto Ammendola

Istituto Nazionale di Fisica Nucleare, Sezione Roma Tor Vergata

July 17, 2017

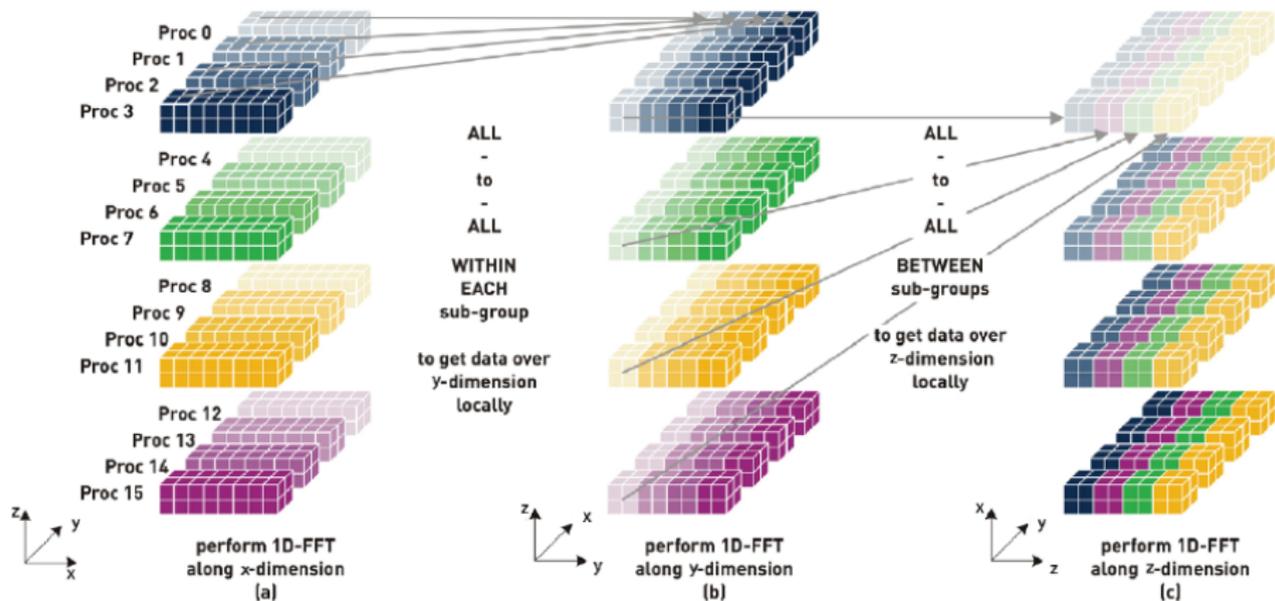
Progetto TurboNet

- Studio di fattibilità
- Durata 1 anno
- Argomento: architetture integrate di rete e di calcolo per l'accelerazione di simulazioni numeriche basate su algoritmi di Fast Fourier Transform.
- Scopo: esplorazione tecnologica e implementativa su dispositivi programmabili FPGA di fascia high-end.

Motivazioni scientifiche

- Le simulazioni numeriche su larga scala che fanno uso di algoritmi con trasformate di Fourier hanno un ben noto problema di scalabilità.
- Le applicazioni vanno dalla dinamica molecolare, cosmologia, fluidodinamica in regime turbolento.
- I punti su cui calcolare la trasformata devono essere locali, altrimenti la rete di interconnessione tra processi di calcolo può essere facilmente saturata durante la fase di scambio e riordinamento dei dati.
- Nel caso di FFT in tre dimensioni non si può evitare che i punti siano sparsi tra più processi. Le ottimizzazioni possibili riguardano quindi il modo con cui viene fatta la decomposizione dei dati.
- L'implementazione oggi allo stato dell'arte è la P3DFFT:
Pekurovsky, Dmitry. "P3DFFT: A framework for parallel computations of Fourier transforms in three dimensions." *SIAM Journal on Scientific Computing* 34.4 (2012): C192-C209.

Decomposizione dei dati e fasi di calcolo con P3DFFT



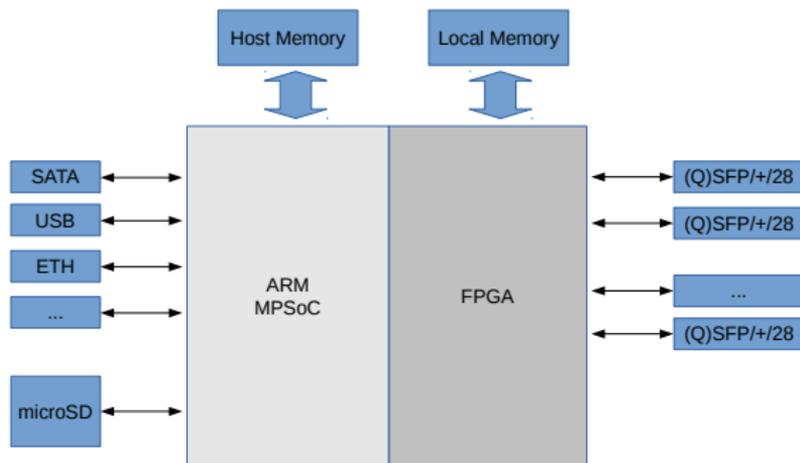
Case Study: Simulazioni Pseudo-spettrali di fluidi in regime turbolento

- Le simulazioni di fluidi in regime turbolento con approccio pseudo-spettrale fanno uso di FFT sul dominio dei dati tridimensionale (terne di valori in doppia precisione).
- La taglia tipica di problema fisicamente interessante è 1024^3 , 2048^3 . Taglie maggiori non sono efficienti neanche sui più grandi supercalcolatori esistenti.
- Il singolo passo di simulazione prevede la trasformata di Fourier dell'osservabile, un certo numero di operazioni locali sul singolo punto e infine l'antitrasformata dell'osservabile.
- Il numero di passi tipico di una grande simulazione è circa 10000.
- Il 90% del tempo di run è speso in FFT e IFFT



Contesto tecnologico

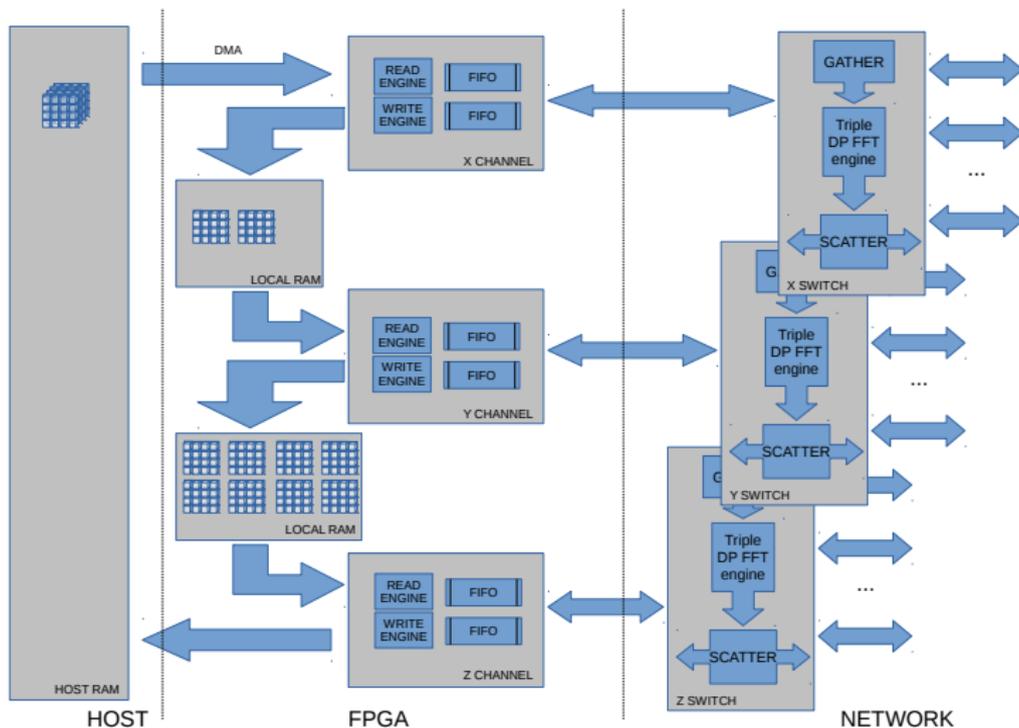
- O(TFLOPS) disponibili su FPGA su blocchi DSP con floating point hard
- MPSoC con processore ARM su piattaforme Xilinx/Intel-Altera
- Development kit "economici" già disponibili
- Tecnologia link seriali commerciale, multivendor e multiprotocollo
- L'acquisizione di Altera da parte di Intel pone prospettive molto interessanti per il futuro di tecnologie miste in ambito HPC



Attività proposta

- Survey tecnologico sulle FPGA di fascia high end di nuova e prossima uscita dei principali vendor esistenti.
- Studio di algoritmi per FFT di tipo streaming o a blocchi per FPGA adatti al case study di interesse.
- Sviluppo e implementazione del core FFT in doppia precisione su FPGA.
- Caratterizzazione delle performance del core FFT in termini di risorse hardware usate, banda passante e latenza totale.

Esempio di implementazione



Legacy e collaborazioni

- stretta collaborazione con il gruppo di Luca Biferale di turbolenza
- collaborazione con i progetti in corso ExaNeST (EU) e Nanet (CSN5)
- uso e riuso di know-how storico della sezione e IP derivate dai progetti APE

Richieste economiche

Tipologia	Dettaglio	kEuro
Inventariabile	Server per simulazione e sintesi 2 Development kit per FPGA high-end	8 10 (sub judge)
Consumo	Cavi programmazione, Cavi SFP/QSFP/QSFP+, Mezzanine boards con connettori, materiale di consumo da laboratorio	2
Missioni	Collaborazioni Seminari presso fornitori Partecipazione a conferenze	2
Totale		22

Personale

Sede	Personale	Ruolo	FTE
Roma Tor Vergata	Roberto Ammendola	Tecnologo	0.4
	Luca Biferale	Professore ordinario	0.3
	Fabio Bonaccorso	Assegnista universitario	0.3
	Gaetano Salina	Primo Ricercatore	0.0
Roma La Sapienza	Alessandro Lonardo	Tecnologo	0.1
	Piero Vicini	Primo Ricercatore	0.0
Totale			1.1