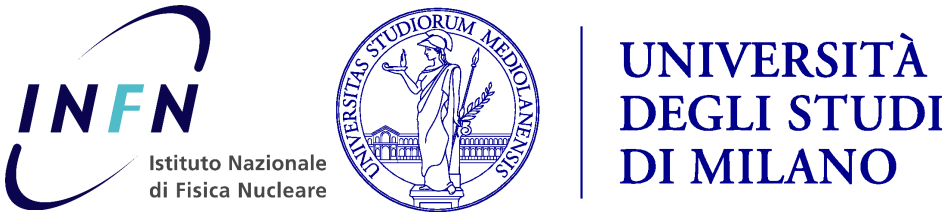
# FTK Italia — Riunione preventivi 2016

**Valentino Liberali**

INFN Milano and Department of Physics, Università degli Studi di Milano
Via Celoria, 16
20133 Milano
Italy

valentino.liberali@mi.infn.it

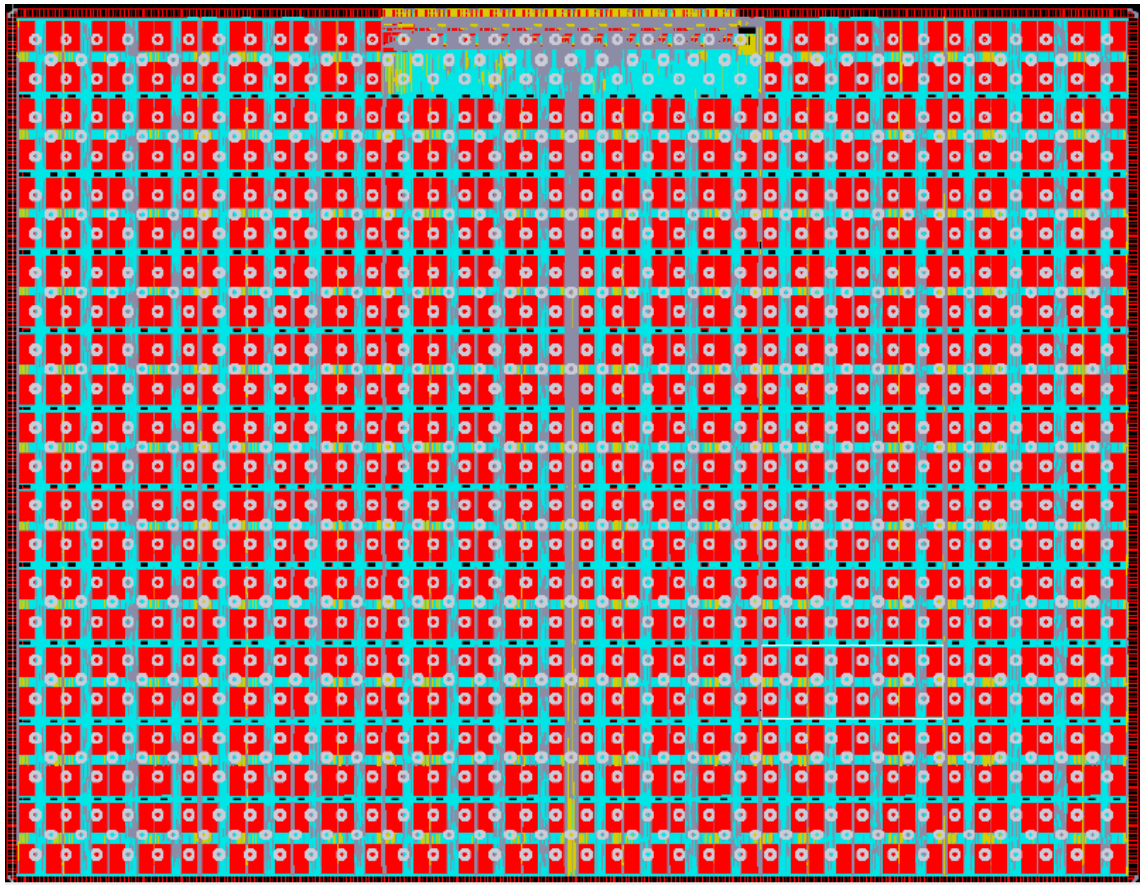



Roma, Settembre 2015

# FTK in ATLAS

Agosto 2015: la prima scheda di FTK (4 IM su 1 DF) inserita in ATLAS

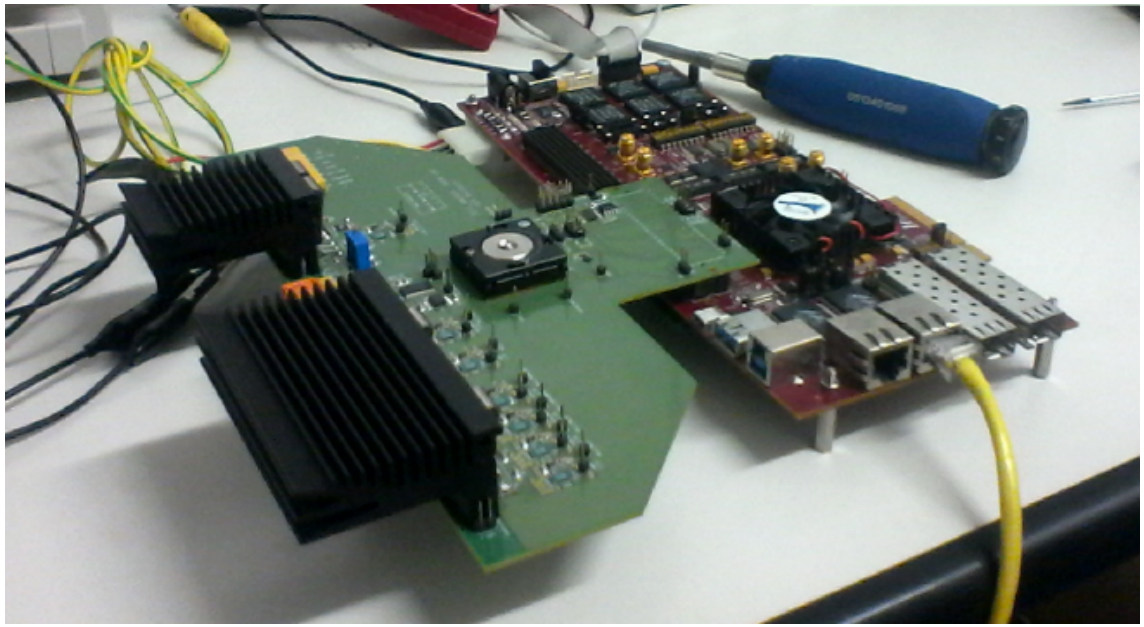
# AM chip v. 06



Floorplan: 168 $mm^2$, 421 M transistors

AM06 è stato sottomesso per la fabbricazione in Luglio 2015; il primo lotto di chip è atteso per il 12 Ottobre 2015
"Pilot run" di 9 fette in 3 corner (3 TTT, 3 TSS, 3 TFF); circa 300 chip per fetta

# Test di AM06 (1)



Entro il 12 Ottobre (prima dell'arrivo dei chip): test della scheda di test con AM05 al posto di AM06

AM05 e AM06 sono funzionalmente equivalenti, ma non hanno la stessa piedinatura $\longrightarrow$ è stata costruita una schedina di interfaccia con la piedinatura di AM05 sulla faccia superiore e la piedinatura di AM06 sulla faccia inferiore

# Test di AM06 (2)

PRR per il test di AM06 il 28 Agosto 2015

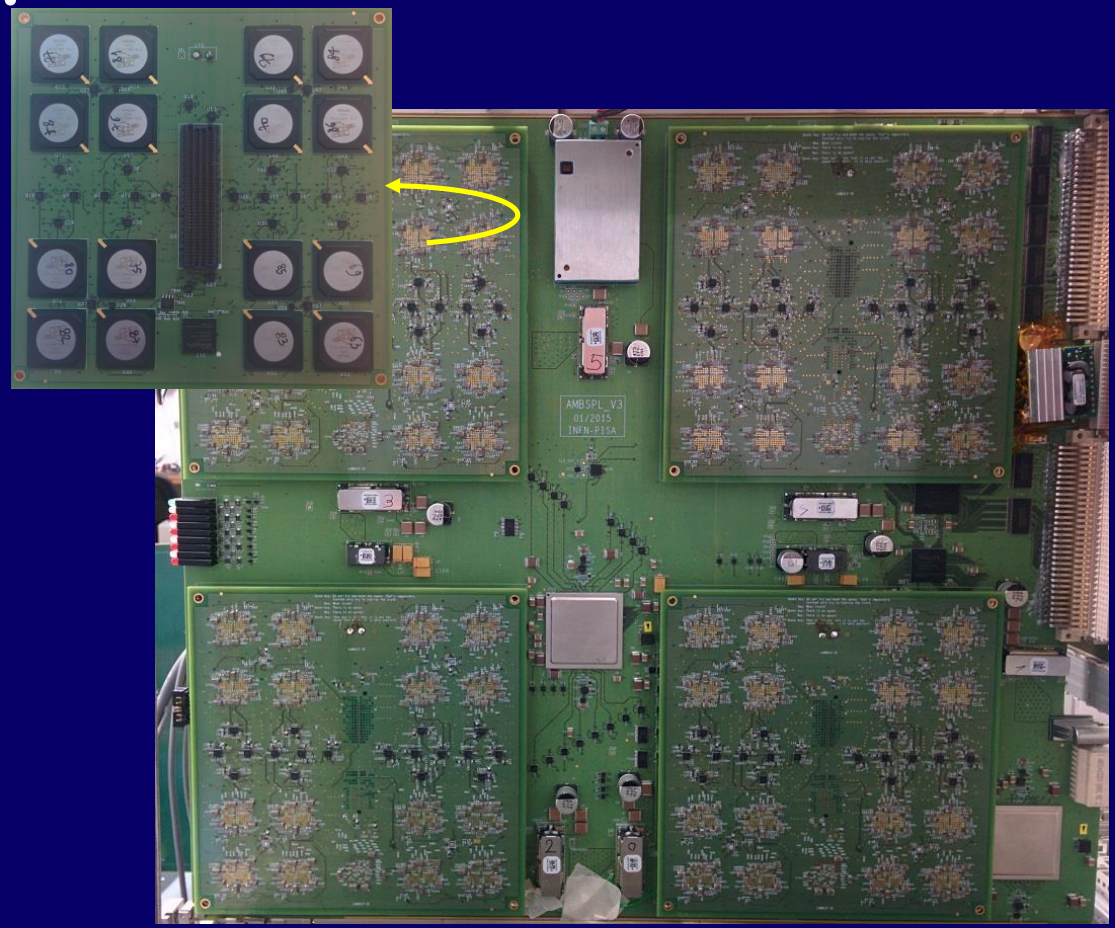
Piano per il test di AM06:

1. caratterizzazione di AM06 e selezione di 64 chip per la prima AM06 board (Novembre 2015)
2. selezione di altri 128 chip per la seconda e la terza AM06 board (Dicembre 2015)
3. test di tutti altri chip del "pilot run" (data da concordare con la ditta che effettua il test)
4. test delle prime 3 schede con i primi 64+128 chip AM06 (inizio 2016)
5. 16 schede con AM06 consegnate a USA15 dopo 5 mesi dalla selezione dei primi 64+128 chip (Maggio 2016)

# AM board – slide di Saverio Citraro (Pisa INFN e Univ.)

## AMBSLP

- Serial Links @ 2Gb/s
- VME 9 U
- Clock @100MHz
- Supply Voltages:
  2,5V
  1,8 V
  1,2V
  1V
- Power consumption:
  ~ 250 Watt



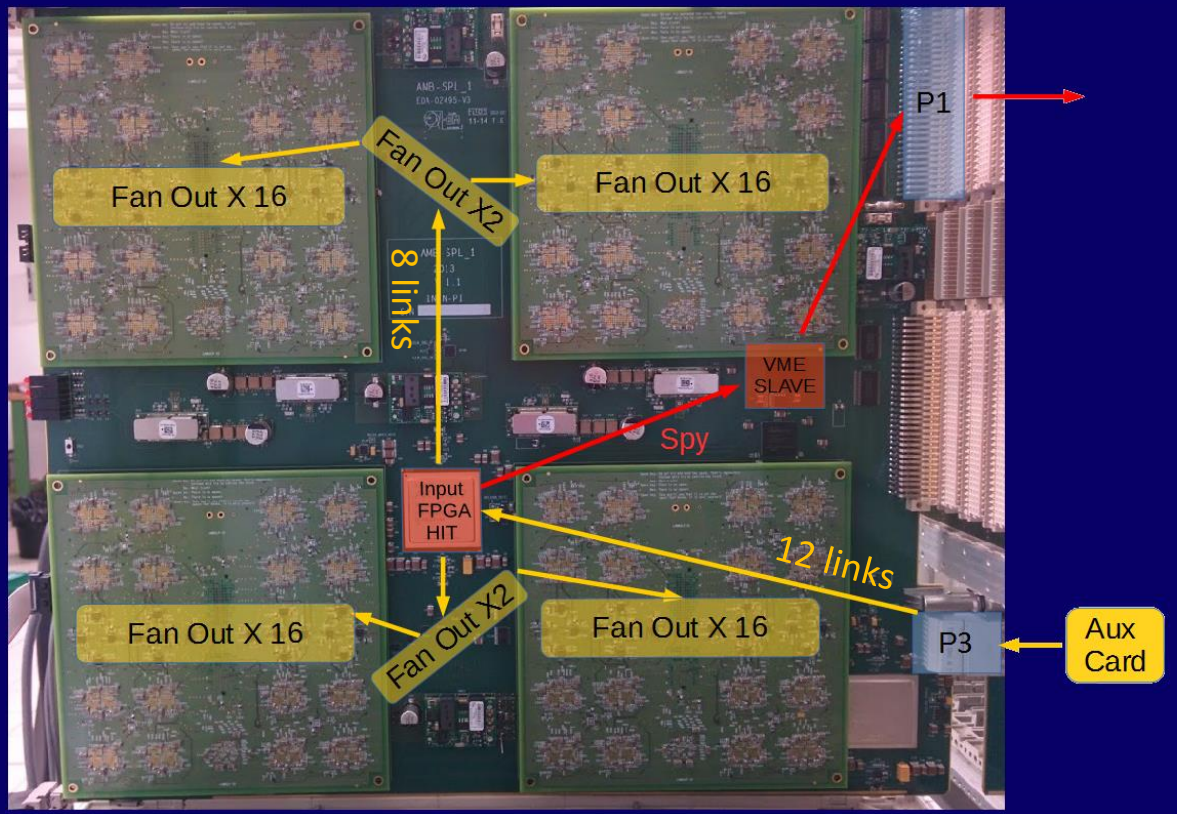
4

# AM board – slide di Saverio Citraro (Pisa INFN e Univ.)

## AMBSLP

AMB distributes SSs to 64 AMchips

- **Serial Links @ 2Gb/s**
- **VME**
- **Clock @100MHz**
- **Supply Voltages:**
  - 2,5V
  - 1,8 V
  - 1,2V
  - 1V
- **Power consumption:** ~ 250 Watt



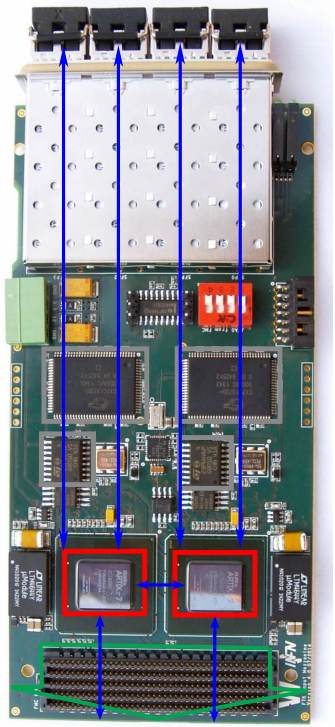

5

# New input mezzanine – slide di Matteo Beretta (Frascati)

Nuove mezzanine con FPGA Artix (non previste inizialmente), per i dati di IBL che arrivano con un rate di hit/s pari a 2-2.5 volte il rate dei dati dai Pixel

## Outline

- Test Procedure:
  - GTP
  - FMC
  - Memory
  - Temperature
- Test Report
- Prototype Status
- Firmware Porting Report
- Production Test
- Schedule
- Conclusion

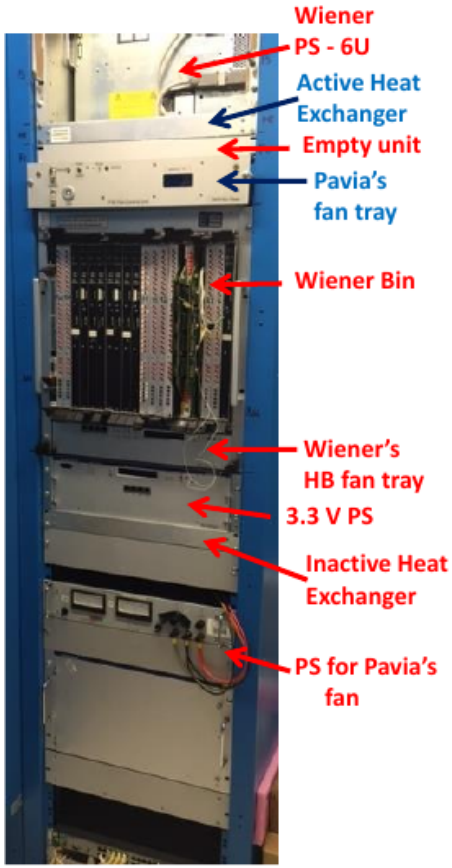


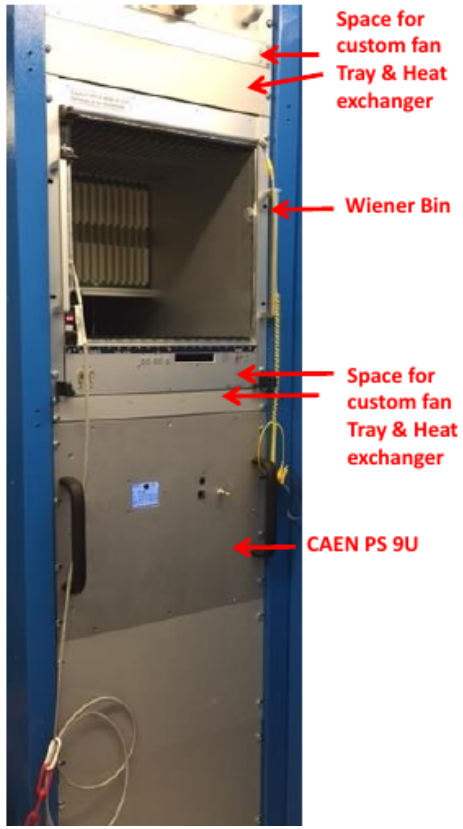
Artix7-IM

# Cooling – dal report di Agostino Lanza (Pavia e Pisa)

**Wiener Setup** **CAEN Setup** (see pag. 8)

**Photos: beginning of August 2015**

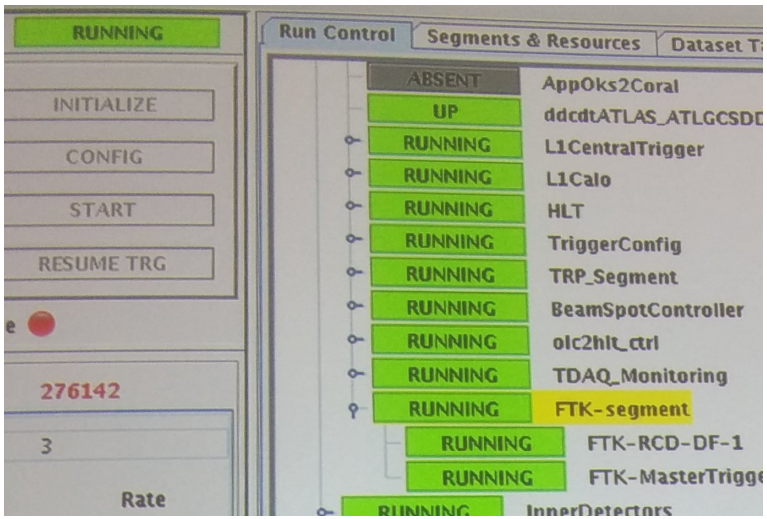



Il sistema con 2 fan tray abbassa la temperatura a livelli che ci aspettiamo siano adeguati anche con la AMB finale con 64 chip AM06.

# FTK online sw

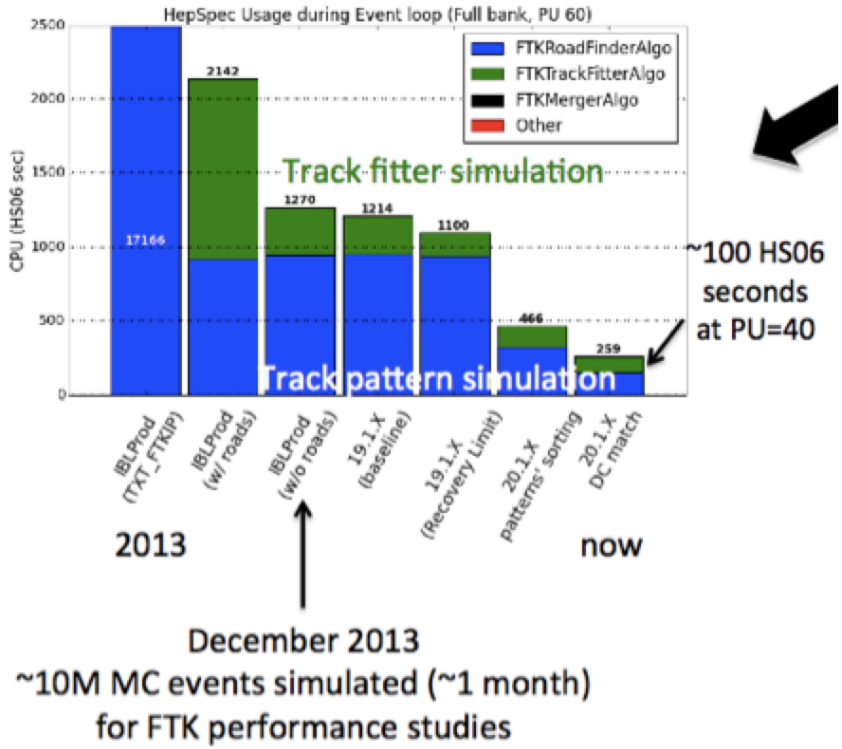
- FTK packages hosted in TDAQ repository
  - Skeleton integrations for Run Control, DAQ Configuration and DAQ Monitoring available since last year
  - DataFormatter, ambslp and aux fully integrated
- FTK releases every ~month
  - Plus nightly and nightly-head automatic builds
- @P1
  - FTK-00-07-00 installed on our sw area
  - FTK configuration installed in the atlas oks repository
  - FTK segment available in the ATLAS partition
  - at the moment DataFormatter only, other board on the way



# Offline Software

Offline SW: general integration well advanced

- FTKSim simulation now generates RDO (simulation output files) in one go
- integration with prodsys (l'infrastruttura di produzione) under test
- first version of run2 FTK training available
- important speed up in the past $\approx 2$ years, while production size increased from $\mathcal{O}(10^4)$ events to $\mathcal{O}(10^7)$ events
- $0^{\text{th}}$ order fast simulation implemented
- support for board test vectors




A big project with several activities on going in parallel.

# Milestones 2015

Inizialmente era previsto:

| | |
|---|---|
| Ottobre 2015 | Integrazione di 16 schede AM board per il barrel e tutte le schede FTK_IM |

A Settembre 2014 la milestone è apparsa a rischio e l'obiettivo per il 2015 fu ridotto a:

| | |
|---|---|
| Dicembre 2015 | Inserimento nel trigger di ATLAS di parte del sistema FTK |

La situazione attuale è:

- 1 scheda FTK_IM già integrata (Agosto 2015);
- 1 scheda di memoria associativa con chip AM05 in corso di integrazione (entro fine 2015);
- 1 scheda di memoria associativa con chip AM06 con i primi 64 chip AM06 + altre 2 schede con i successivi 128 chip (inizio 2016).

L'integrazione di 16 schede AM board per il barrel e tutte le schede FTK_IM è un obiettivo raggiungibile entro la prima metà del 2016.

# Budget per AM06: Sblocco SJ 2015

Finanziamenti per il 2015:

| Voce | Assegnato | SJ | Totale | Note |
|---|---|---|---|---|
| Produzione di 50 wafer di AM06 | 20 000 | 200 000 | | SJ AM06 testato e funzionante |
| **Totale per Milano** | | | **220 000** | |
| Test di AM06 | 100 000 | | | di cui 15 000 spesi per IM con Artix |
| **Totale per Frascati** | | | **100 000** | **disponibili 85 000** |

Note:

1. Chiediamo lo **sblocco della quota SJ di Milano** per poter trasferire i fondi al CERN entro fine anno; l'ordine di produzione dei 50 wafer sarà fatto comunque dopo il successo del test di AM06.
2. Inizialmente era previsto che Frascati facesse le mezzanine con FPGA Spartan; ma la complessità del firmware ha richiesto di usare FPGA con capacità di calcolo maggiore (non compatibili con le Spartan), e quindi sono state progettate le nuove mezzanine con FPGA Artix, pagate sull'assegnazione per il test di AMchip.

# Budget per AM06: Problemi legati al cambio

Al livello del progetto FTK, i fondi destinati al chip AM06 hanno risentito dell'andamento del mercato dei cambi (per noi sfavorevole).
È un problema globale (quindi non a carico solo di FTK Italia).

In USD (AM06 va pagato in dollari USA):

- Persi 60 k$ per fluttuazioni del cambio valutario nell'ordine del "pilot run" di AM06: anticipati dal progetto su altri fondi, ma da recuperare;
- Persi 80 k$ di potere d'acquisto sulla produzione di AM06 (1 EUR = 1.3 USD al TDR; oggi 1 EUR = 1.1 USD).

Stiamo cercando di limitare il costo aggiuntivo solo ai primi 60 k$ (risparmiando su test e altro), ma a oggi non ne abbiamo la certezza.

# 2016 human resources

| Sede/nome | FTK | fase2 | IMPART | Totale |
|---|---|---|---|---|
| Matteo Beretta | 0.70 | | | 0.70 |
| Pietro Albicocco | 1.00 | | | 1.00 |
| Mario Antonelli | 0.10 | | | 0.10 |
| Marianna Testa | 0.25 | | | 0.25 |
| Totale FRASCATI | 2.05 | 0.00 | 0.00 | 2.05 |
| Attilio Andreazza | 0.20 | | | 0.20 |
| Valentino Liberali | 0.10 | 0.20 | | 0.30 |
| Seyedruhollah Shojaii | 0.20 | | 0.30 | 0.50 |
| Alberto Stabile | | | 1.00 | 1.00 |
| Totale MILANO | 0.50 | 0.20 | 1.30 | 2.00 |
| Agostino Lanza | 0.30 | | | 0.30 |
| Andrea Negri | 0.40 | | | 0.40 |
| Valerio Vercesi | 0.30 | | | 0.30 |
| Totale PAVIA | 1.00 | 0.00 | 0.00 | 1.00 |
| A. Annovi | 0.70 | 0.30 | | 1.00 |
| R. Beccherle | 0.30 | 0.20 | | 0.50 |
| F. Bertolucci | 0.70 | | | 0.70 |
| N. Biesuz | 0.20 | | 0.30 | 0.50 |
| S. Citraro | 0.30 | 0.30 | 0.40 | 1.00 |
| M. Dell'Orso | 0.50 | 0.50 | | 1.00 |
| S. Donati | 0.70 | | | 0.70 |
| P. Giannetti | 0.90 | 0.10 | | 1.00 |
| S. Gkaitatzis | 0.50 | | | 0.50 |
| P. Luciano | | 0.20 | 0.80 | 1.00 |
| M. Piendibene | 0.58 | | 0.42 | 1.00 |
| C. Roda | 0.20 | | | 0.20 |
| C. Sotiropoulou | 0.30 | | | 0.30 |
| G. Volpi | 0.30 | 0.20 | | 0.50 |
| Totale PISA | 6.18 | 1.80 | 1.92 | 9.90 |
| **Totale FTK Italia** | **9.73** | **2.00** | **3.22** | **14.95** |

Synergies: RD_FASE2 (TrackTrigger for ATLAS/CMS), IMPART (AM07 in 28 nm)

# Responsabilità FTK 2016

| Nome | Responsabilità | Livello | Mesi |
|---|---|---|---|
| Alberto Annovi | FTK Project Leader (management) | L1 | 6 |
| Paola Giannetti | Technical coordinator FTK (management) | L2 | 2 |
| Saverio Citraro | LAMB responsible | L3 | 2 |
| Marco Piendibene | AMB responsible | L3 | 1 |
| Guido Volpi | Software coordinator (management) | L2 | 2 |
| Calliope Louisa Sotiropoulou | Monitoring firmware | L3 | 1 |
| Matteo Beretta | IM Artix e Test di AMchip06 | L3 | 2 |
| Valentino Liberali | Test di AMchip06 | L3 | 2 |
| Agostino Lanza | Responsabile delle infrastrutture VME | L3 | 1 |
| Andrea Negri | Interface to HLT and TDAQ operations | L3 | 1 |
| — | Installazione e commissioning FTK | — | 15 |
| **Totale FTK Italia** | | | **35** |

# Preventivo costi 2016

| | |
|---|---|
| **Pisa:** | |
| AMB production (50% of total boards) | 150 000 |
| extra costs of AM06 package | 4 000 |
| Totale Pisa: | **154 000** |
| **Frascati:** | |
| Prima produzione prototipi FTK IM Artix | 9 815 |
| Produzione schede di test AMchip05 | 3 672 |
| Seconda produzione prototipi FTK IM Artix | 8 180 |
| Totale Frascati: | **21 667** |
| **Pavia:** | |
| Ansys Icepack licence | 3 000 |
| Sviluppo e ingegnerizzazione delle unità di ventilazione | 2 000 |
| Totale Pavia: | **5 000** |

# FTK schedule

- **1st step combination of production & prototypes boards**
- **2nd and 3rd steps all boards from production except AM board**

Success oriented

| | IM | DF | AUX | AMB | AM ver. | SSB | FLIC | Milestones | Expected |
|---|---|---|---|---|---|---|---|---|---|
| 1st | 4⊔16 | 1⊔4 | 1 | 1 | 05 | 1 | 1 | Included in TDAQ | 09/2015 |
| 2nd | 128 | 32 | 16 | 1 | 05 | 1 | 2 | Included in TDAQ | 11/2015 |
| 3rd | 128 | 32 | 16 | 1 | 06 | *1* | 2 | Included in TDAQ | 12/2015 |
| 4rd | 128 | 32 | 16 | 16 | 06 | 8 | 2 | Full barrel (mu=40) | *05/2016* |
| 5th | 128 | 32 | 32 | 32 | 06 | 16 | 2 | Full detector (mu=40) | *10/2016* |
| Final | 128 | 32 | 128 | 128 | 06 | 32 | 2 | TDR Specs | 2018 / Lumi driven |

**Next steps are:**

- **Commission full Input and Output (all IMs, DFs and FLICs)**
- **Commission full I/O plus a AUX-AMB-SSB processing slice**

# Milestones 2016

| | |
|---|---|
| Maggio 2016 | Prime 3 schede di memoria associativa con AM06 |
| Ottobre 2016 | Integrazione di 16 schede AM board per il barrel e tutte le schede FTK_IM |

# Ricadute scientifiche e tecnologiche

Elenco (parziale) di pubblicazioni in:
`http://ftk-iapp.physics.auth.gr/Dissimination/talks.html`

Lo sviluppo di AMchip ha avuto alcune ricadute positive, sia sulla comunità scientifica, sia in ambito industriale:

- incremento della capacità progettuale di INFN nel settore dei circuiti integrati dedicati
- il test del chip sarà interamente fatto in Italia (Microtest srl di Altopascio)
- le schede di memoria associativa sono prodotte in Italia

Altre ricadute industriali per l'Italia:

- il power supply che verrà usato per 8 crate VME sarà prodotto dalla CAEN (il primo prototipo è ora in fase di test)
- i fan tray saranno assemblati a Pavia